

DISSERTAÇÃO DE MESTRADO

**PROJETO DE UM ECG DE ALTA RESOLUÇÃO COM 12
CANAIS E INTERFACE USB UTILIZANDO
MICROCONTROLADOR ARM**

Giuler Alberto Cruz Silva

Brasília-DF, setembro de 2009

UNIVERSIDADE DE BRASÍLIA

FACULDADE DE TECNOLOGIA

**UNIVERSIDADE DE BRASÍLIA
FACULDADE DE TECNOLOGIA
DEPARTAMENTO DE ENGENHARIA ELÉTRICA**

**PROJETO DE UM ECG DE ALTA RESOLUÇÃO COM 12
CANAIS E INTERFACE USB UTILIZANDO
MICROCONTROLADOR ARM**

GIULER ALBERTO CRUZ SILVA

ORIENTADOR: RICARDO ZELENOVSKY

DISSERTAÇÃO DE MESTRADO EM ENGENHARIA ELÉTRICA

**PUBLICAÇÃO: PPGENE.DM – 401/09
BRASÍLIA/DF: SETEMBRO – 2009**

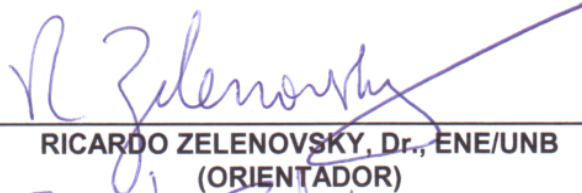
**UNIVERSIDADE DE BRASÍLIA
FACULDADE DE TECNOLOGIA
DEPARTAMENTO DE ENGENHARIA ELÉTRICA**

**PROJETO DE UM ECG DE ALTA RESOLUÇÃO COM 12 CANAIS E
INTERFACE USB UTILIZANDO MICROCONTROLADOR ARM**


GIULER ALBERTO CRUZ SILVA

DISSERTAÇÃO DE MESTRADO ACADÊMICO SUBMETIDA AO DEPARTAMENTO DE ENGENHARIA ELÉTRICA DA FACULDADE DE TECNOLOGIA DA UNIVERSIDADE DE BRASÍLIA, COMO PARTE DOS REQUISITOS NECESSÁRIOS PARA A OBTENÇÃO DO GRAU DE MESTRE.

APROVADA POR:



**RICARDO ZELENOVSKY, Dr., ENE/UNB
(ORIENTADOR)**



**ÍCARO DOS SANTOS, Dr., ENE/UNB
(EXAMINADOR INTERNO)**



**CARLOS JULIO TIERRA CRIOLLO, Dr., UFMG
(EXAMINADOR EXTERNO)**

BRASÍLIA, 25 DE SETEMBRO DE 2009.

FICHA CATALOGRÁFICA

SILVA, GIULER ALBERTO CRUZ

Projeto de Um ECG de Alta Resolução com 12 Canais e Interface USB Utilizando Microcontrolador ARM [Distrito Federal] 2009.

v, 102p., 210 x 297 mm (ENE/FT/UnB, Mestre, Engenharia Elétrica, 2009).

Dissertação de Mestrado – Universidade de Brasília. Faculdade de Tecnologia.

Departamento de Engenharia Elétrica.

- | | |
|-------------------------------------|---------------------------|
| 1. ECG de alta resolução | 2. Microcontroladores ARM |
| 3. Eletrocardiograma de 12 canais | 4. Barramento SPI |
| 5. Potenciais tardios ventriculares | |

I. ENE/FT/UnB

II. Título (série)

REFERÊNCIA BIBLIOGRÁFICA

SILVA, G. A. C. (2009). Projeto de Um ECG de Alta Resolução com 12 Canais e Interface USB Utilizando Microcontrolador ARM. Dissertação de Mestrado em Engenharia Elétrica, Publicação PGENE.DM-401/09, Departamento de Engenharia Elétrica, Universidade de Brasília, DF, 102p.

CESSÃO DE DIREITOS

AUTOR: Giuler Alberto Cruz Silva.

TÍTULO: Projeto de Um ECG de Alta Resolução com 12 Canais e Interface USB Utilizando Microcontrolador ARM.

GRAU: Mestre ANO: 2009

É concedida à Universidade de Brasília permissão para reproduzir cópias desta dissertação de mestrado e para emprestar ou vender tais cópias somente para propósitos acadêmicos e científicos. O autor reserva outros direitos de publicação e nenhuma parte dessa dissertação de mestrado pode ser reproduzida sem autorização por escrito do autor.

Giuler Alberto Cruz Silva

AC 02 Ed. Via Araguaia Bloco B Apto 617, Riacho Fundo I
71810-200 Riacho Fundo – DF – Brasil.

À minha amada esposa Julcilene.

AGRADECIMENTOS

Agradeço ao meu orientador, professor Ricardo Zelenovsky pela paciência, pelos ensinamentos valiosos, pelo tempo e pelo apoio, sem os quais não conseguiria realizar este trabalho.

À minha esposa Julcilene, por suportar minha ausência e ainda assim me apoiar o meu muito obrigado.

Agradeço aos meus pais Alberto e Ordália, pelas orações e apoio.

Agradeço aos meus irmãos pelos conselhos e incentivo.

Agradeço a Deus por tudo.

RESUMO

PROJETO DE UM ECG DE ALTA RESOLUÇÃO COM 12 CANAIS E INTERFACE USB UTILIZANDO MICROCONTROLADOR ARM

Autor: Giuler Alberto Cruz Silva

Orientador: Ricardo Zelenovsky

Programa de Pós-graduação em Engenharia Elétrica

Brasília, setembro de 2009

O eletrocardiograma representa a atividade elétrica do coração e é um dos exames mais comuns nos consultórios de cardiologia. O eletrocardiograma de alta resolução permite extrair do sinal de ECG características interessantes ao diagnóstico e que não são acessíveis com o exame convencional. Este trabalho apresenta o projeto, desenvolvimento e construção de um sistema para aquisição, digitalização em alta resolução e envio a um computador através da interface USB do sinal de ECG de alta resolução. O sistema projetado utiliza uma interface de dados que possibilita a ligação com um microcontrolador ARM modelo AT91SAM7S256 da fabricante *Atmel* para realizar as tarefas de controle e comunicação. Os filtros analógicos e digitais necessários à aquisição do sinal cardíaco são também apresentados, bem como a solução utilizada para comunicar o microcontrolador ARM e o ADC modelo ADS1256 da fabricante *Texas Instruments* através de um canal SPI.

ABSTRACT

DESIGN OF A HIGH RESOLUTION ECG WITH 12 LEADS AND USB INTERFACE USING ARM MICROCONTROLLER

Author: Giuler Alberto Cruz Silva

Supervisor: Ricardo Zelenovsky

Graduate Program in Electrical Engineering

Brasília, September of 2009

The electrocardiogram represents the electrical activity of the heart and is one of the most performed tests in cardiologist's offices. The high resolution electrocardiogram may show features of the ECG signal important to diagnosis and usually not presented by the conventional test. This work presents the design, development and construction of a system that enables the acquisition, high resolution quantization and USB connection. The designed system uses a data interface that allows connection with an Atmel AT91SAM7S256 ARM microcontroller to perform the tasks of control and communication. The analog and digital filters necessary to acquire the heart signal are also presented, also are presented the solutions used for communication between the ARM microcontroller and the Texas Instruments ADS1256 ADC via SPI channel.

SUMÁRIO

1	INTRODUÇÃO.....	1
1.1	MOTIVAÇÃO.....	1
1.2	OBJETIVOS.....	2
1.3	ORDEM DE APRESENTAÇÃO.....	2
2	FUNDAMENTOS DO ECG.....	4
2.1	ELETRFISIOLOGIA DO CORAÇÃO.....	4
2.1.1	Eletrofisiologia da célula cardíaca.....	4
2.1.2	Atividade elétrica do coração.....	7
2.2	O TRAÇADO DO ECG.....	9
2.3	OBTENÇÃO DOS 12 CANAIS DO ECG.....	11
2.4	O ECG DE ALTA RESOLUÇÃO.....	15
3	PROJETO DE <i>HARDWARE</i>	19
3.1	PUBLICAÇÕES COM OUTROS PROJETOS DE <i>HARDWARE</i>	19
3.2	REQUISITOS DE PROJETO.....	21
3.3	COMPONENTES ELETRÔNICOS SELECIONADOS.....	27
3.3.1	Amplificadores operacionais TL064.....	27
3.3.2	Amplificador de Instrumentação INA118.....	27
3.3.3	ADC ADS1256.....	28
3.3.4	Microcontrolador ARM AT91SAM7S256.....	32
3.3.5	Isolador ADuM5000.....	35
3.3.6	Isolador ADuM5402.....	37
3.3.7	Regulador de tensão LM78M05.....	38
3.3.8	Terra virtual TLE2425.....	39
3.3.9	Regulador de tensão REF3033.....	39
3.4	PROJETO DOS CIRCUITOS ELÉTRICOS.....	40
3.4.1	Módulo <i>driven right leg</i>	40
3.4.2	Módulo de entrada.....	41
3.4.3	Módulo de referência.....	42
3.4.4	Módulo canal.....	42
3.4.4.1	Módulo de instrumentação.....	43
3.4.4.2	Módulo filtro passa-altas.....	43

3.4.4.3	Módulo ganho	44
3.4.4.4	Módulo filtro passa-baixas	45
3.4.5	Módulo conversor AD	46
3.4.6	Módulo de alimentação e isolamento	47
3.4.7	Módulo desacoplamento	48
3.5	PROJETO DA PLACA DE CIRCUITO IMPRESSO	49
3.6	RESULTADOS	53
4	PROJETO DE <i>SOFTWARE</i>	57
4.1	ESTRUTURA DO <i>FIRMWARE</i>	57
4.2	COMUNICAÇÃO ENTRE MICROCONTROLADOR E ADC	61
4.3	FILTROS DIGITAIS	64
4.4	COMUNICAÇÃO COM O PC	74
5	CONCLUSÕES E RECOMENDAÇÕES	77
5.1	CONCLUSÕES GERAIS	77
5.2	SUGESTÕES PARA TRABALHOS FUTUROS	78
	REFERÊNCIAS BIBLIOGRÁFICAS	80
	APÊNDICES	88
A	– CÓDIGO FONTE DO <i>FIRMWARE</i>	89
A-1	– main.c	89
B	– CÓDIGO FONTE DO <i>SOFTWARE</i>	96
B-1	– frmECG.vb	96
B-2	– Filtros.vb	102

LISTA DE TABELAS

Tabela 2.1: Morfologia padrão das ondas do ECG	10
Tabela 2.2: Critério para identificação de potenciais tardios	17
Tabela 2.3: Principais diferenças entre ECG padrão e ECGAR.....	17
Tabela 3.1: Requisitos de performance da norma ANSI-AAMI EC11-1991/2007	25
Tabela 3.2: Características principais do TL064	27
Tabela 3.3: Características principais do INA118.....	28
Tabela 3.4: Sinais utilizados no ADS1256.....	29
Tabela 3.5: Características elétricas principais do ADS1256.....	30
Tabela 3.6: Principais características de temporização do ADC.....	30
Tabela 3.7: Definições dos comandos disponíveis no ADS1256.....	31
Tabela 3.8: Características elétricas principais do AT91SAM7S256	35
Tabela 3.9: Características principais do ADuM5000.....	36
Tabela 3.10: Características de segurança do ADuM5000.....	37
Tabela 3.11: Características principais do TLE2425.....	39
Tabela 3.12: Características principais de REF3033.....	39
Tabela 4.1: Comandos definidos para o ADC	60
Tabela 4.2: Coeficientes do filtro IIR de 60Hz	66
Tabela 4.3: Coeficientes do filtro IIR de 120Hz	66
Tabela 4.4: Coeficientes do filtro IIR de 180Hz	66

LISTA DE FIGURAS

Figura 2.1: Despolarização e repolarização de uma célula miocárdica ventricular.	5
Figura 2.2: Ilustração da passagem iônica através da membrana celular.	6
Figura 2.3: Formas de onda do potencial de ação nas diferentes células cardíacas.	8
Figura 2.4: Forma de onda padrão de um ECG.	10
Figura 2.5: Relações vetoriais entre os canais bipolares.	13
Figura 2.6: Disposição dos eletrodos para aquisição dos 12 canais do ECG.	13
Figura 2.7: Diagrama de blocos do ECGAR.	15
Figura 2.8: Exemplo de um ECGAR de diagnóstico.	18
Figura 3.1: Diagrama de blocos do ADS1256.	29
Figura 3.2: Montagem recomendada para o bom funcionamento do ADS1256.	31
Figura 3.3: Diagrama de blocos do controlador AT91SAM7S256.	33
Figura 3.4: Vista superior da placa de desenvolvimento SAM7-H256.	34
Figura 3.5: Vista inferior da placa de desenvolvimento SAM7-H256.	34
Figura 3.6: Esquemáticos dos conectores de expansão da placa SAM7-H256.	35
Figura 3.7: Leiaute recomendado para uso do ADuM5000.	36
Figura 3.8: Diagrama de blocos do ADuM5402.	37
Figura 3.9: Diagrama de blocos da parte analógica do sistema.	40
Figura 3.10: Circuito do <i>driven right leg</i> (DRL).	41
Figura 3.11: Circuito básico de condicionamento da entrada.	41
Figura 3.12: Circuito de Referência (terminal de Wilson).	42
Figura 3.13: Diagrama de blocos de um módulo canal.	43
Figura 3.14: Circuito básico de instrumentação.	43
Figura 3.15: Circuito básico do filtro passa-altas.	44
Figura 3.16: Resposta em frequência do filtro passa-altas.	44
Figura 3.17: Circuito básico do ganho.	45
Figura 3.18: Circuito básico do filtro passa-baixas.	45
Figura 3.19: Resposta em frequência do filtro passa-baixas.	46
Figura 3.20: Circuito do conversor AD.	47
Figura 3.21: Circuitos de alimentação e isolamento.	48
Figura 3.22: Circuito de desacoplamento.	49
Figura 3.23: Esquemático da camada superior da placa de circuito impresso.	50

Figura 3.24: Esquemático da camada inferior da placa de circuito impresso	51
Figura 3.25: Placa de circuito impresso montada.....	52
Figura 3.26: Placa de circuito impresso montada com regiões destacadas	53
Figura 3.27: Sinal de ECG (D2) capturado com o circuito em protoboard.....	54
Figura 3.28: Sinal de ECG (D2) capturado com a placa	54
Figura 3.29: Sinal de ECG ruidoso e sua FFT.....	55
Figura 3.30: Sinal de ECG (D2) capturado com a placa com cabos de entrada trançados .	56
Figura 4.1: Fluxograma do programa principal do <i>firmware</i>	58
Figura 4.2: Fluxogramas das funções chamadas por interrupções do <i>firmware</i>	60
Figura 4.3: Frequência do relógio do barramento SPI	61
Figura 4.4: Ciclo eficiente de troca das entradas do MUX e leitura de dados do ADC.....	62
Figura 4.5: Temporização obtida no barramento SPI em cada ciclo de digitalização.....	63
Figura 4.6: Frequência de amostragem obtida.....	64
Figura 4.7: Esquemático do filtro IIR.....	65
Figura 4.8: Resposta em frequência de amplitude do filtro <i>notch</i> de 60 Hz	67
Figura 4.9: Resposta em frequência de amplitude do filtro <i>notch</i> de 120 Hz	67
Figura 4.10: Resposta em frequência de amplitude do filtro <i>notch</i> de 180 Hz	68
Figura 4.11: Taxa de transferência no barramento USB (94,265 kbps)	74
Figura 4.12: Sinal obtido no PC sem a filtragem	75
Figura 4.13: Sinal obtido no PC com a filtragem	76

LISTA DE SÍMBOLOS, NOMENCLATURAS E ABREVIACÕES

- AC – *Alternating Current* (corrente alternada)
- ADC – *Analog to Digital Converter* (conversor analógico-digital)
- ARM – *Advanced RISC machine*
- CDC – *Communications Device Class* (classe de dispositivos de comunicação)
- CMRR – *Common Mode Rejection Ratio* (taxa de rejeição de modo comum)
- DC – *Direct Current* (corrente contínua)
- DFT – *Discrete Fourier Transform* (transformada discreta de Fourier)
- DIP – *Dual In-line Package* (encapsulamento em duas linhas)
- DMA – *Direct Access Memory* (acesso direto à memória)
- ECG – Eletrocardiograma
- ECGAR – Eletrocardiograma de Alta Resolução
- FFT – *Fast Fourier Transform* (transformada rápida de Fourier)
- FIR – *Finite Impulse Response* (resposta finita ao impulso)
- IIR – *Infinite Impulse Response* (resposta infinita ao impulso)
- JTAG – *Joint Test Action Group* (nome comum para o padrão IEEE 1149.1)
- LED – *light emitting diode* (diodo emissor de luz)
- MUX – *MUltiPlexer* (multiplexador)
- PC – *Personal Computer* (computador pessoal)
- PWM – *Pulse Width Modulation* (modulação por largura de pulso)
- RAM – *Random Access Memory* (memória de acesso aleatório)
- RISC – *Reduced Instruction Set Computer* (computador com instruções reduzidas)
- SMD – *Solder Mask Defined* (definido por máscara de solda)
- SPI – *Serial Peripheral Interface Bus* (barramento serial para periféricos)
- USB – *Universal Serial Bus* (barramento serial universal)

1 INTRODUÇÃO

1.1 MOTIVAÇÃO

O eletrocardiograma (ECG) é um exame muito difundido e utilizado pelos médicos, principalmente os cardiologistas, para o diagnóstico e avaliação de diversas cardiopatias. Ele é um exame complementar não invasivo utilizado tanto no cotidiano médico como na área de pesquisa clínica. Sua grande difusão se deve, além de sua utilidade, a ser um exame simples de ser realizado, barato e livre de riscos.

Diversos estudos médicos comprovam a eficácia do eletrocardiograma de alta resolução (ECGAR) para diagnóstico, como por exemplo (BARBOSA, BARBOSA, *et al.*, 2004), (DOPICO, NADAL e INFANTOSI, 2000). Em seu trabalho (HERRERA, CAIN, *et al.*, 1996) apresentam uma ferramenta para detecção de potenciais tardios ventriculares e atriais em sinais de ECGAR. O trabalho citado mostra a importância dos sinais de alta resolução na detecção de cardiopatias. Por sua vez, (GARCÍA, PRADO e GOMIS, 2000) propõem um modelo Bayesiano baseado em *Wavelets* para caracterizar sinais de ECG de alta resolução chagásicos, mostrando mais uma utilidade para o ECGAR.

Como o sinal bioelétrico emitido pelo coração tem amplitudes muito baixas na superfície da pele, é necessário todo um instrumental para adquirir, amplificar, filtrar e processar o sinal de modo a obter formas de onda que possam ser interpretadas pelos médicos. Diversos sistemas eletromecânicos foram utilizados no passado; estes evoluíram para dispositivos eletrônicos analógicos e, na década de 90 surgiram os primeiros trabalhos no Brasil com objetivo de desenvolver um sistema digital, como em (DE FARIA JR, 1990), (BARBONI, 1992). Mais recentemente outros trabalhos também tratam do projeto de ECG digital, mas ainda com a aquisição de apenas um canal por vez como, por exemplo, (ROBSON, 2007).

Atualmente, existem no mercado nacional alguns fabricantes que comercializam eletrocardiógrafos computadorizados com 12 canais e aparelhos de gravação contínua de 3 canais (também chamados de Holter) e muito poucos fabricantes que disponibilizam aparelhos para realização de exames de ECG de alta resolução. As especificações de alguns desses aparelhos e sistemas encontram-se em (Micromed , 2009), (TEB - Tecnologia Eletrônica Brasileira, 2009), (HW - HeartWare, 2009) (eletrocardiógrafos de

12 canais), (Cardios, 2009) (sistema Holter) e (DMS Brasil, 2009) (sistema Holter com alta resolução).

Com base na importância do exame de ECG, na pouca disponibilidade de dispositivos que realizem o ECG de alta resolução no mercado nacional e nos recursos disponibilizados pela micro e nano-eletrônica da atualidade esse projeto foi proposto.

1.2 OBJETIVOS

O objetivo desse trabalho é a realização do projeto elétrico, implementação e montagem de um circuito para condicionamento dos sinais bioelétricos cardíacos adquiridos na superfície da pele de uma pessoa. O condicionamento inclui a amplificação, a filtragem básica para eliminar o *offset* gerado pelo contato dos eletrodos com a pele (tensão de meia célula) e minimizar o efeito do *aliasing* na digitalização numa banda de frequências maior que a utilizada na captação de um ECG convencional. Nesse mesmo circuito deve haver lugar para a instalação de um conversor AD com alta resolução (maior que 16 bits de resolução) bem como os componentes responsáveis pela alimentação elétrica dos demais componentes e a isolação entre circuito de instrumentação e o circuito digital.

Em uma segunda etapa deve ser projetado e implementado um *firmware* para o microcontrolador de arquitetura ARM de modo a controlar o conversor AD de alta resolução bem como realizar a enumeração USB e o envio através desse barramento para um computador pessoal (PC).

Por fim, o trabalho visa também à recepção do sinal de ECG digitalizado no PC através da interface USB e a filtragem para eliminar o ruído de 60 Hz da rede elétrica bem como o ruído de seus harmônicos. O sinal resultante deve ser desenhado na tela do computador.

1.3 ORDEM DE APRESENTAÇÃO

No capítulo 2 é apresentada uma contextualização da geração dos potenciais cardíacos, a morfologia do sinal resultante, as derivações padrão utilizadas e os requisitos para aquisição de um sinal de alta resolução.

No capítulo 3 é apresentado o projeto de *hardware*, com o circuito de instrumentação, as principais características dos componentes eletrônicos escolhidos e os resultados obtidos com o circuito implementado.

No capítulo 4 é apresentado o projeto de *software*. É apresentado o *firmware* para interface entre o conversor AD e o microcontrolador ARM bem como a interface entre o microcontrolador e o PC através do barramento USB. Ainda nesse capítulo são projetados e implementados os filtros digitais para eliminação do ruído de 60 Hz da rede elétrica. Por fim, é apresentado o *software* aplicativo no PC com os 12 canais sendo desenhados na tela do computador.

No capítulo 5 é apresentada a conclusão do trabalho com a validação dos resultados obtidos, a identificação de oportunidades para melhorias futuras e as dificuldades superadas.

2 FUNDAMENTOS DO ECG

2.1 ELETROFISIOLOGIA DO CORAÇÃO

2.1.1 Eletrofisiologia da célula cardíaca

Diversos tecidos do corpo humano (neurológico, muscular, glandular, cardíaco, etc.) apresentam células excitáveis. Esse tipo de células apresenta como característica principal a formação de biopotenciais como consequência de atividade química. Mais especificamente, biopotenciais são gerados a partir da diferença de concentração iônica, principalmente dos íons potássio (K^+), sódio (Na^+) e cálcio (Ca^{2+}), no interior e exterior das células. Essa diferença de concentração faz a membrana atuar como um capacitor (DEMIR, 2006).

A membrana celular é uma dupla camada lipídica, impermeável à maioria dos íons e moléculas solúveis em água. Ela separa fluídos intracelulares e extracelulares. A diferença na concentração iônica intra e extracelular é mantida a partir das propriedades de semipermeabilidade da membrana bem como dos mecanismos ativos de transporte (bomba iônica) da mesma (NAZERAN, 2006). A semipermeabilidade se dá quando proteínas da membrana formam canais iônicos que permitem o transporte de pequenos íons solúveis em água. Esses canais iônicos são altamente seletivos e sua seletividade depende do diâmetro, forma e distribuição de aminoácidos carregados eletricamente. Devido à diferença de concentração iônica, gradientes eletroquímicos são gerados dentro e fora da célula excitável. A transferência iônica através da membrana celular resulta na geração de uma diferença de potencial (potencial da membrana). O potencial é negativo no interior da célula quando esta está em repouso, caso em que a célula apresenta alta concentração interna de íons potássio (K^+) e alta concentração externa de íons sódio (Na^+). O potencial quiescente ou de repouso através da membrana apresenta valores de alguns milivolts.

Quando as células excitáveis são adequadamente estimuladas, o potencial na membrana se torna positivo internamente (despolarização) e potenciais de ação são gerados. Potenciais de ação são produzidos a partir da mudança súbita da permeabilidade iônica da membrana celular, quando ocorre, basicamente, a troca de íons de sódio (Na^+) e potássio (K^+). A Figura 2.1 mostra um potencial de ação típico.

Para o caso das células cardíacas, em estado de repouso o potencial dentro de uma célula atrial é de -70 mV e de uma célula ventricular de cerca de -90 mV. Quando uma

célula despolariza o potencial de ação dura cerca de 100 a 300 ms (HOBBIE e ROTH, 2007) e (NAZERAN, 2006).

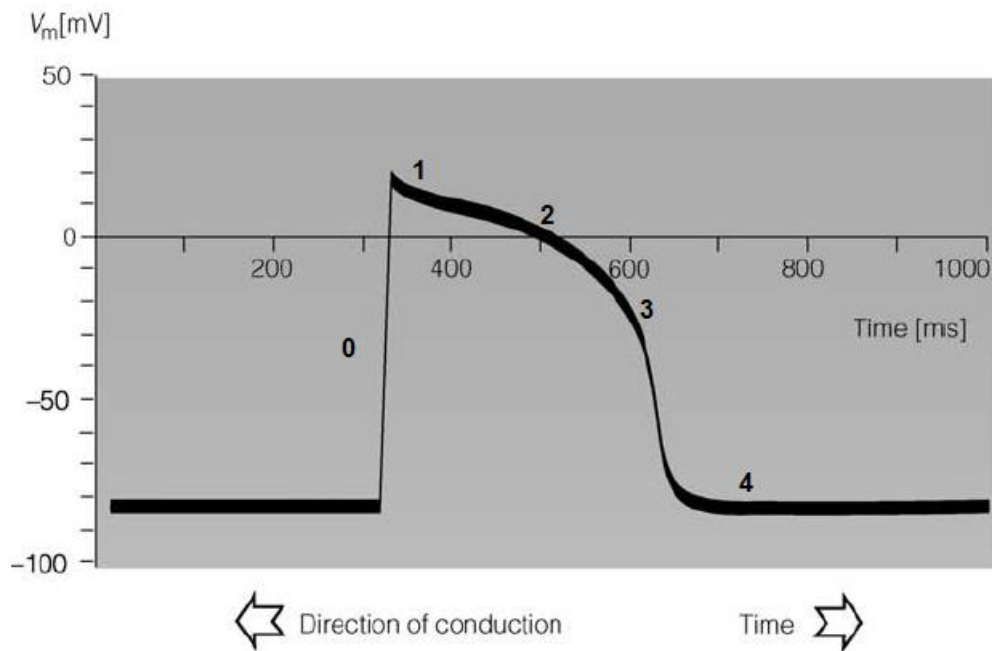


Figura 2.1: Despolarização e repolarização de uma célula miocárdica ventricular.
(modificada) (NAZERAN, 2006)

Segundo (HOBBIE e ROTH, 2007), há variações na forma da curva dependendo da região do coração onde se localiza a célula. Para o caso da célula miocárdica, a polarização inicial rápida na fase 0 da Figura 2.1 é causada por uma corrente devido a íons de sódio (Na^+) entrando na célula e tem cerca de 1 ms. A descida na fase 1 da Figura 2.1 é causada por um transiente externo da corrente de potássio (K^+). Isso é seguido por uma passagem de íons Cálcio (Ca^{2+}) que diminui a inclinação (fase 2 da Figura 2.1) do potencial de ação. Os canais de potássio (K^+), que têm resposta mais lenta, finalmente abrem e a passagem dos íons para o exterior da célula causa a repolarização (fase 3 da Figura 2.1). Logo depois a concentração original dos íons é restaurada (fase 4 da Figura 2.1). A Figura 2.2 ilustra o processo simplificado da troca iônica, não considerando o efeito dos íons de cálcio (Ca^{2+}).

2.1.2 Atividade elétrica do coração

O coração é o órgão responsável pelo bombeamento do sangue por todo o corpo humano. Ele é formado por quatro câmaras; as duas superiores são chamadas átrios e as duas inferiores ventrículos. Os átrios são constituídos de paredes finas e funcionam como bombas de baixa pressão que recebem o sangue da circulação venosa. Os ventrículos são constituídos de paredes grossas e são responsáveis pela circulação arterial (BERBARI, 2000).

O coração pode bater isoladamente. Se ele é removido do corpo e colocado em uma solução nutritiva ele continua a bater espontaneamente. Em cada batida uma onda de despolarização varre o coração e ele se contrai (HOBBIE e ROTH, 2007).

As ondas de despolarização, em corações normais, são iniciadas em fibras especializadas chamadas nódulo sino-atrial (nódulo SA). O nódulo SA localiza-se na parede superior do átrio direito, onde há a junção do átrio com a veia cava. Ele tem o tamanho aproximado de uma ponta de lápis e atua como marca-passo primário do coração. O nódulo SA não tem os canais de sódio usuais, nele a despolarização é realizada por íons Ca^{2+} . O nódulo SA atua como oscilador biológico e dispara entre 60 e 100 vezes por minuto; esta taxa é aumentada pelos estímulos oriundos dos nervos simpáticos do coração e diminuída pelos estímulos dos nervos parassimpáticos (HOBBIE e ROTH, 2007), (BERBARI, 2000) e (NAZERAN, 2006).

O potencial de ação do nódulo SA tem uma rápida fase de ativação, uma fase de recuperação constante muito curta que é seguida de uma fase relativamente rápida de recuperação e uma fase lenta de despolarização comandando a auto-excitação, como pode ser observado na Figura 2.3. Quando a onda de despolarização é disparada no nódulo SA ela percorre os dois átrios através do trato internodal e interatrial (feixe de Buchmans). A condução é realizada célula a célula e ativa o átrio direito e esquerdo de forma ordenada (HOBBIE e ROTH, 2007) e (NAZERAN, 2006).

Como átrios e ventrículos são separados por tecido fibroso que não transmite o impulso, a condução direta entre átrios e ventrículos não ocorre. A única conexão entre os átrios e os ventrículos é um tecido condutivo chamado nódulo átrio-ventricular (nódulo AV). A onda de ativação segue um caminho que passa pelo nódulo AV e procede através do feixe de His nos seus galhos (ramos) esquerdo e direito e por fim às fibras de Purkinje que são espalhadas e infiltradas no tecido ventricular endocárdico. O impulso cardíaco é atrasado no nódulo AV por cerca de 100 ms. O atraso do nódulo AV é benéfico visto que a

ativação do músculo cardíaco inicia suas sucessivas contrações mecânicas. Este atraso dá tempo suficiente para o término da contração atrial e o bombeamento de sangue dentro dos ventrículos. Quando o impulso cardíaco atinge o feixe de His a condução é muito rápida, resultando no início da ativação ventricular sobre uma larga faixa. As subsequentes propagações elétricas de célula a célula são altamente sequenciais e coordenadas resultando em uma ação de bombeamento dos ventrículos altamente síncrona e eficiente. O nódulo AV despolariza espontaneamente a uma taxa média de 50 batimentos por minuto, mas como a despolarização do nódulo SA é mais rápida é essa última que dita o ritmo cardíaco em condições normais (HOBBIE e ROTH, 2007) e (NAZERAN, 2006).

Em resumo, o sistema de condução do coração consiste do nódulo SA, o trato internodal, o nódulo AV, o feixe de His com os ramos direito e esquerdo, e as fibras de Purkinje. As formas de onda do potencial de ação nas células de cada região do coração são mostradas na Figura 2.3, juntamente com a onda gerada no ECG, que será explanada nas seções seguintes.

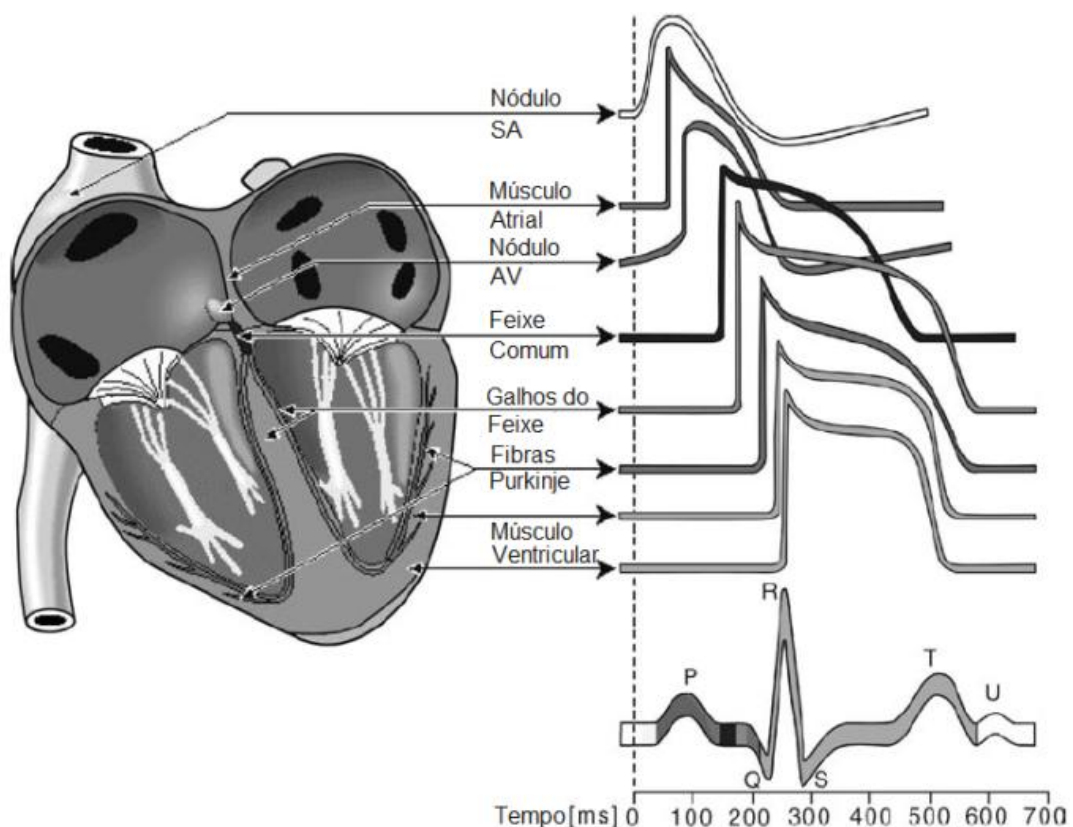


Figura 2.3: Formas de onda do potencial de ação nas diferentes células cardíacas.
(modificado) (NAZERAN, 2006)

2.2 O TRAÇADO DO ECG

A atividade elétrica do coração percebida na superfície do corpo foi registrada pela primeira vez em 1889 por Waller que utilizou um eletrômetro capilar. Em 1903, Einthoven registrou várias anomalias cardíacas em humanos usando um galvanômetro com fios. Ele introduziu conceitos na eletrocardiografia que ainda hoje são utilizados como: os nomes dados as ondas de P a U, a disposição dos eletrodos para os canais bipolares, bem como a definição do primeiro modelo teórico para o coração, o dipolo simples variante no tempo (FOTIADIS, LIKAS, *et al.*, 2006).

A onda P representa a ativação dos átrios. Quando a frente de onda de ativação do nódulo SA encontra a massa aumentada no músculo atrial, o início da atividade elétrica de um ciclo cardíaco é observado na superfície da pele e a primeira onda é encontrada no ECG (BERBARI, 2000).

Há um segmento pequeno, relativamente isoeletrico, que segue a onda P, que ocorre quando o nódulo AV atrasa a propagação do potencial de ação.

O complexo QRS representa a despolarização dos ventrículos. A onda Q é a deflexão inicial para baixo, a onda R é a deflexão para cima e a onda S é a deflexão final para baixo. A polaridade e a presença dessas três ondas dependem da localização dos eletrodos no corpo e bem como de diversas anomalias que podem existir. O complexo QRS é mostrado quando o sistema His-Purkinje ativa o músculo ventricular e a grande massa dos ventrículos é excitada. Essa excitação gera a contração que provê a principal força para o sangue circular nos órgãos e representa a sístole do ciclo cardíaco (BERBARI, 2000).

Seguindo o complexo QRS aparece outro pequeno segmento isoeletrico. Depois do pequeno seguimento os ventrículos retornam ao estado inicial e a onda de repolarização é vista como um sinal de baixa frequência conhecido como onda T, que representa a diástole do ciclo cardíaco. Em alguns indivíduos, um pequeno pico pode ocorrer no final ou um pouco depois da onda T e é conhecido como onda U. Sua origem nunca foi completamente estabelecida, mas é considerado um sinal de repolarização (BERBARI, 2000).

A Figura 2.4 apresenta a forma de onda padrão de um traçado de ECG.

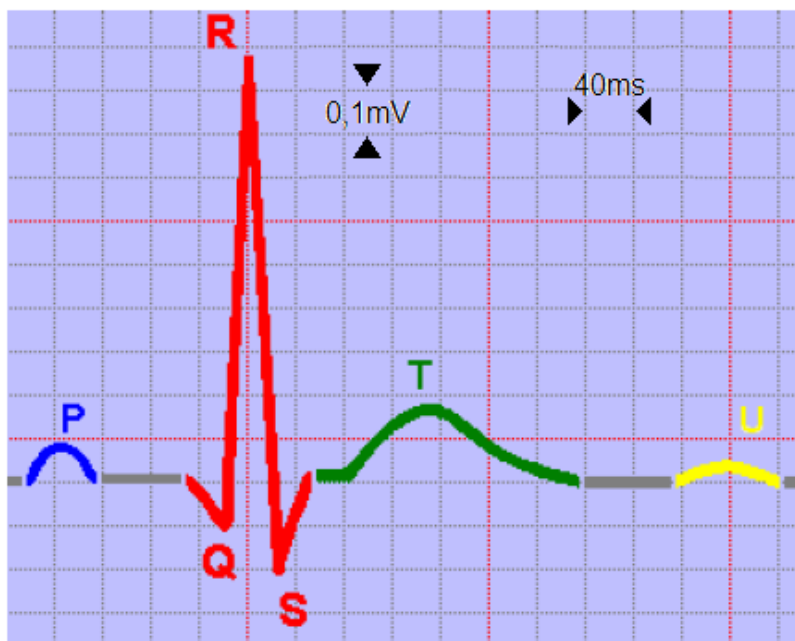


Figura 2.4: Forma de onda padrão de um ECG

Diversas cardiopatias podem ser detectadas a partir do estudo gráfico da despolarização e repolarização das células cardíacas. O médico especialista consegue identificar a condutibilidade das paredes e com isso se há alguma região necrosada; consegue identificar também qual marca-passo natural está funcionando, se o nódulo SA ou o nódulo AV; consegue identificar ainda, se um nódulo está interferindo no outro; entre outros problemas (HOBBIE e ROTH, 2007). Para tanto diversos parâmetros podem ser extraídos do traçado do ECG. A Tabela 2.1 apresenta os principais parâmetros extraídos do ECG e uma breve descrição de cada um:

Tabela 2.1: Morfologia padrão das ondas do ECG
(modificada) (FOTIADIS, LIKAS, *et al.*, 2006)

Característica do ECG	Descrição
Onda P	<ul style="list-style-type: none"> • Deflexão obtusa simétrica da linha isoeletrica • Precede o complexo QRS • Normalmente é rítmica com pequenas variações e sem uniformidades • Duração < 0,12 s • Amplitude < 0,3 mV • Mesma frequência do complexo QRS
Complexo QRS	<ul style="list-style-type: none"> • Todas as três ondas que constituem são deflexões abruptas da linha isoeletrica • Duração < 0,12 s • Amplitude < 1,0 mV (0,6 mV – 1,0 mV)

	<ul style="list-style-type: none"> • A onda Q tem duração < 0,03 s e amplitude de cerca de 1/4 da onda R • A onda S tem duração < 0,04 s e amplitude de cerca de 2/5 da onda R
Onda T	<ul style="list-style-type: none"> • Deflexão obtusa da linha isoeétrica • Segue o complexo QRS • Duração < 0,2 s • Amplitude < 0,4 mV (0,2 mV – 0,4 mV) • Assimétrico com o pico perto do fim
Onda U	<ul style="list-style-type: none"> • Pequena deflexão obtusa (às vezes inexistente) da linha isoeétrica • É localizada perto do fim da onda T • Duração < 0,04 s • Amplitude < 0,5 mm
Intervalo PR	<ul style="list-style-type: none"> • É medido do começo da onda P até o começo do complexo QRS • Duração normal de 0,12 s – 0,22 s
Intervalo QT	<ul style="list-style-type: none"> • É medido do começo do complexo QRS até o fim da onda T • Duração aproximada de 1/2 do intervalo RR (isto é, com 70 bpm, QT = 0,4 s) • Dependente da frequência cardíaca (frequência alta diminui o intervalo QT)
Segmento ST	<ul style="list-style-type: none"> • É medido do fim do complexo QRS até o começo da onda T • Isoelétrico, normalmente com divergência de ± 1 mm • Duração confusa (mas < 0,08 s)
Intervalo RR	<ul style="list-style-type: none"> • Dependente da frequência cardíaca (frequência alta diminui o intervalo RR) • R-R aproximadamente 0,86 s com ritmo cardíaco de 70 bpm
Intervalo PP	<ul style="list-style-type: none"> • Aproximadamente igual ao R-R
Segmento TP	<ul style="list-style-type: none"> • Dependente da frequência cardíaca • TP < 0,4 s com ritmo cardíaco de 70 bpm

2.3 OBTENÇÃO DOS 12 CANAIS DO ECG

O registro das ondas de polarização do coração é realizado através da colocação de eletrodos na superfície da pele de uma pessoa. Os eletrodos são sensores que convertem a corrente iônica que flui no tecido vivo para corrente eletrônica que flui no instrumento eletromédico (NAZERAN, 2006).

O registro da forma de onda do ECG pode ser alcançado pela medida da diferença de potencial elétrico entre dois pontos. Cada registro diferencial é referenciado como um canal ou derivação. Os pontos de medida para geração do ECG de 12 canais são 10. O

sistema é composto por três canais bipolares nos membros (I, II e III) conectados aos braços e pernas; três canais aumentados (aVR, aVL e aVF), também bipolares; e seis canais unipolares no tórax ou precordiais (V₁, V₂, V₃, V₄, V₅ e V₆) (FOTIADIS, LIKAS, *et al.*, 2006) e (NAZERAN, 2006).

Einthoven nomeou os canais I, II e III e os definiu como: I=V_{BE}-V_{BD}, II=V_{PE}-V_{BD}, e III=V_{PE}-V_{BE}, onde BE=braço esquerdo, BD=braço direito, PE=perna esquerda. Como o corpo humano é um bom condutor de eletricidade, os eletrodos nos canais acima podem ser colocados no tórax perto dos ombros e quadris ao invés dos membros, sem perder qualquer informação sobre a atividade cardíaca. Deve ser mencionada também a relação linear: II=I+III que é conhecida como Lei de Einthoven (FOTIADIS, LIKAS, *et al.*, 2006).

Em 1934, Wilson introduziu o conceito de registros “unipolares” combinando três membros juntos e definido seu potencial médio como ponto de referência. Nesse caminho, cada canal pode registrar a amplitude diferencial com respeito a uma referência (NAZERAN, 2006). Do trabalho de Wilson foram também definidos os três canais aumentados aVL, aVR, e aVF que foram definidos como:

$$aVL = \frac{2V_{BE} - V_{BD} - V_{PE}}{2}$$

$$aVR = \frac{2V_{BD} - V_{BE} - V_{PE}}{2}$$

$$aVF = \frac{2V_{PE} - V_{BE} - V_{BD}}{2}$$

Essas equações são equivalentes à:

$$aVL = \frac{I - III}{2}$$

$$aVR = -\frac{I + II}{2}$$

$$aVF = \frac{II + III}{2}$$

Os canais unipolares são considerados representações vetoriais da atividade elétrica do coração e o diagrama vetorial mostrado na Figura 2.5 apresenta as relações entre cada canal:

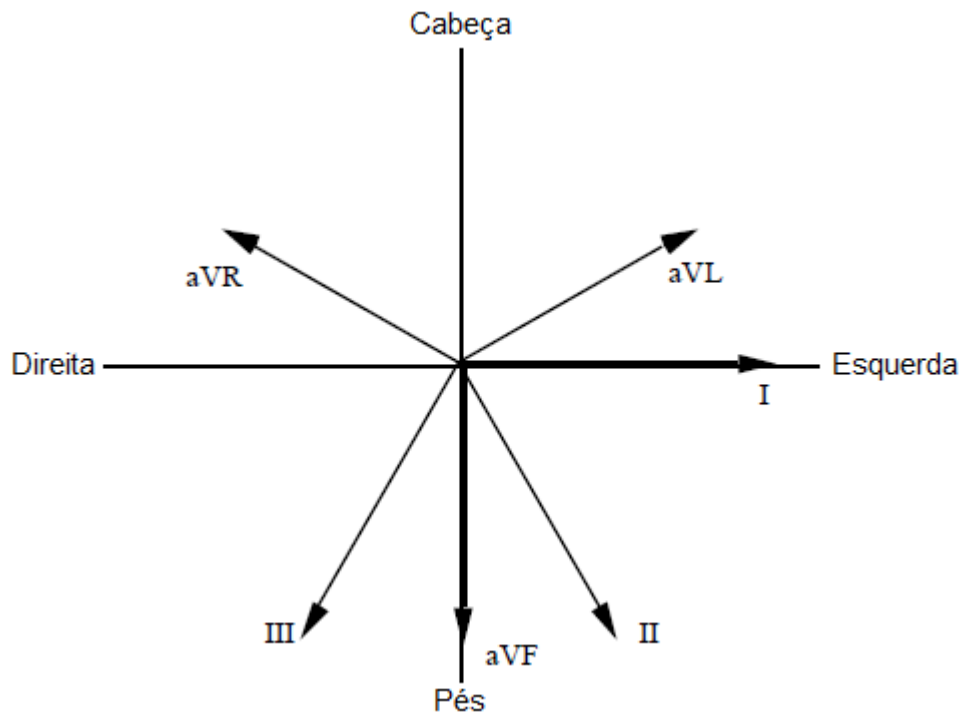


Figura 2.5: Relações vetoriais entre os canais bipolares (modificado) (TOMPKINS, 2000)

Também do trabalho de Wilson e de outros trabalhos posteriores foram definidos os seis canais unipolares (ou torácicos) V_{1-6} , dispostos ao longo do tórax a partir da fórmula:

$$V_i = u_i - \frac{1}{3}(V_{BE} + V_{BD} + V_{PE}), \text{ para } i=1,2,\dots,6 \text{ e onde } u_i \text{ é o potencial medido em cada ponto}$$

do tronco (FOTIADIS, LIKAS, *et al.*, 2006).

A disposição dos eletrodos para recuperar os 12 canais é mostrada na Figura 2.6.

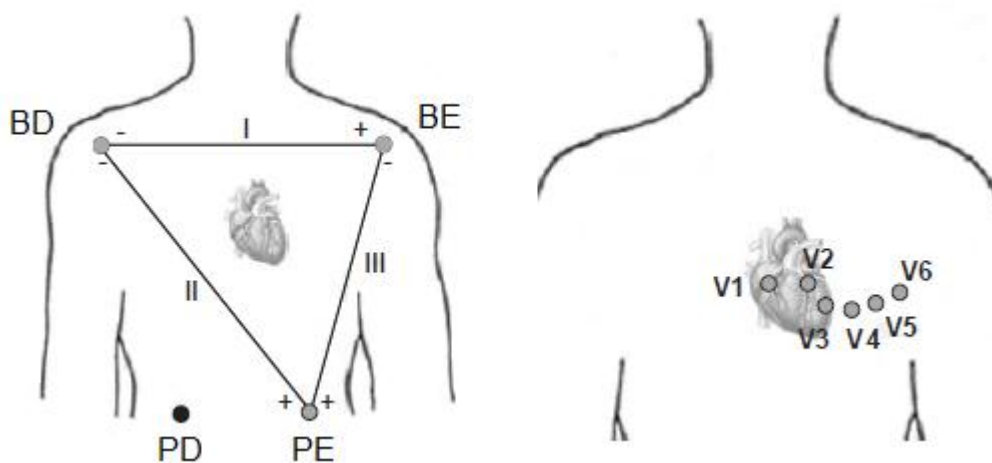


Figura 2.6: Disposição dos eletrodos para aquisição dos 12 canais do ECG. (modificada) (FOTIADIS, LIKAS, *et al.*, 2006).

Dois planos são definidos para a análise do traçado eletrocardiográfico: frontal e transversal. Seis dos doze canais são frontais (os bipolares e aumentados) e seis são canais transversais (os precordiais). Os canais frontais são derivados de três pontos de medida BD, BE, PE com referência à PD. Entretanto, quaisquer dois desses seis canais contêm exatamente a mesma informação dos outros quatro (NAZERAN, 2006).

Basicamente, quaisquer dois dos três, I, II e III canais devem representar a atividade cardíaca no plano frontal e apenas um no tórax deve representar a atividade no plano transversal. O canal precordial V_2 é um bom representante da atividade no plano transversal e ele é aproximadamente ortogonal (perpendicular) ao plano frontal. Sendo assim, a atividade elétrica do coração pode ser modelada como um sistema de 12 canais com três canais independentes e nove redundantes. Todavia, como os canais do tórax também detectam elementos da atividade cardíaca diretamente na região anterior do coração, eles podem transportar valor significativo de diagnóstico no plano transversal. Com essa nova consideração, o ECG de 12 canais pode ser considerado como de 8 canais independentes e 4 redundantes. A principal razão para registrar os 12 canais, incluindo todos os redundantes é que o padrão de reconhecimento é enriquecido e os médicos cardiologistas estão acostumados a comparar a projeção dos vetores resultantes em dois planos ortogonais com diferentes ângulos (NAZERAN, 2006).

Deve ser mencionada que a disposição dos eletrodos da Figura 2.6 não é ótima para todos os eventos cardíacos. Vários esforços foram feitos em anos passados para desenvolver novos caminhos para o registro do ECG. O vetorcardiograma usa um conjunto de registros ponderados de modo a produzir canais ortogonais X, Y e Z. O mapeamento dos sinais cardíacos na superfície corporal utiliza diversos pontos de registro de sinal (>64) e produz como resultado superfícies isopotenciais. Mais recentemente o ECG de alta resolução foi introduzido, realizando a média do sinal de ECG adquirido. Essa técnica elimina suficientemente o ruído aleatório e é usada para avaliar os potenciais tardios (formas de onda de baixa amplitude) no ECG, que são preditivos de futuros episódios cardíacos (FOTIADIS, LIKAS, *et al.*, 2006).

2.4 O ECG DE ALTA RESOLUÇÃO

Os eletrocardiógrafos digitais de alta resolução têm a habilidade de registrar sinais de baixíssima magnitude ($\sim 1 \mu\text{V}$) que ocorrem após o complexo QRS e são denominados potenciais tardios. (NARAYANASWAMY, 2002)

Os potenciais tardios cardíacos, também conhecidos como potenciais tardios ventriculares, são causados por uma sequência de ativação cardíaca lenta ou atrasada. Sob certas condições anormais pequenas regiões dos ventrículos com uma doença ou isquemia geram a condução atrasada.

No eletrocardiograma de alta resolução (ECGAR) os canais são amostrados na faixa entre 1000 Hz e 2000 Hz por canal. Através de um processo que emprega alinhamento do ciclo, média do sinal e filtragem, os potenciais tardios são revelados no fim de cada complexo QRS. A Figura 2.7 apresenta o diagrama de blocos de um instrumento capaz de realizar o ECGAR:

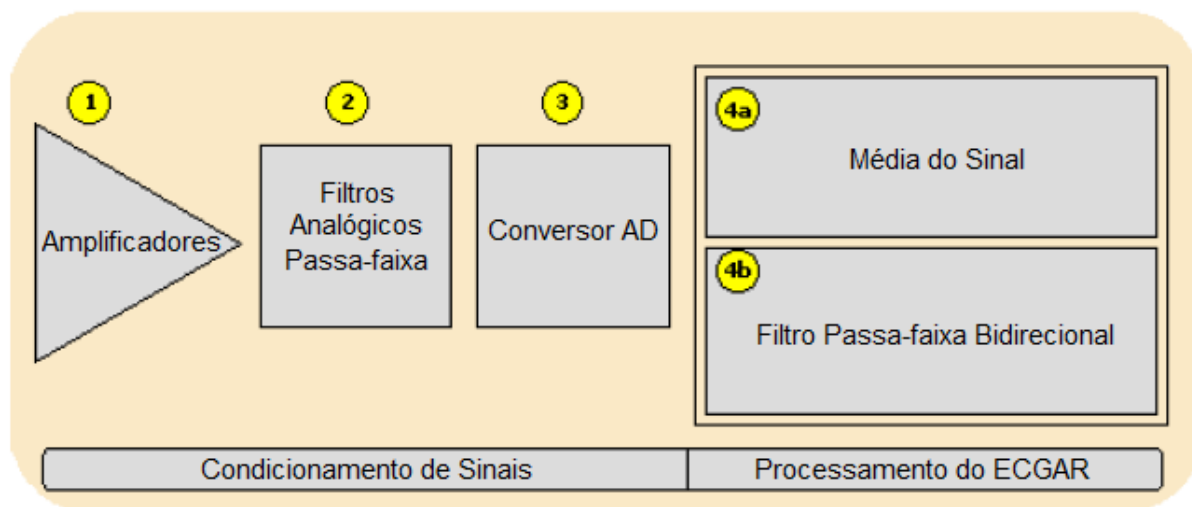


Figura 2.7: Diagrama de blocos do ECGAR
(modificada) (NARAYANASWAMY, 2002)

A parte analógica necessária ao ECGAR é composta pelos elementos 1, 2 e 3 da Figura 2.7.

Os elementos amplificadores (1 na Figura 2.7) são amplificadores de instrumentação de precisão, os mesmos utilizados em ECG padrão.

Os filtros analógicos passa-faixa (2 na Figura 2.7) são filtros na faixa de 0,05 Hz à 300 Hz. Para essa limitação de frequência é exigida uma taxa de amostragem alta, em geral maior que 1000 Hz.

O conversor AD (analógico/digital) (3 na Figura 2.7) deve ter resolução mínima de 16 bits para permitir a correta conversão dos potenciais tardios ventriculares.

A parte de processamento do sinal de ECG, adquirido com alta resolução e larga banda de frequências, para torná-lo um ECGAR é composta pelos elementos 4a e 4b da Figura 2.7.

A função média do sinal (4b na Figura 2.7) é crucial para a detecção dos potenciais tardios ventriculares. A partir desse módulo, os complexos QRS são caracterizados e cada ciclo cardíaco é separado. No final, é realizada a média do ciclo, o que aumenta significativamente a sua relação sinal-ruído e dá origem ao ECGAR.

A função filtro passa-faixa bidirecional (4b na Figura 2.7) é utilizada para remover possíveis deslocamentos dos segmentos ST e variações no complexo QRS que podem ter sido gerados na função de média. Tipicamente, o filtro utilizado é do tipo Butterworth de segunda ordem passa-baixas e de quarta ordem passa-altas com frequências de corte de 200 Hz e 400 Hz respectivamente. Esses filtros trazem distorção de fase no sinal e por isso são utilizados de forma bidirecional para que a resposta em frequência da filtragem em magnitude seja a desejada e a distorção de fase seja anulada.

Diversas características são extraídas da duração total do complexo QRS, incluindo os potenciais tardios, a amplitude de potenciais tardios e sua duração. A análise dessas características pode identificar pacientes com taquicardia ventricular e várias outras doenças cardíacas (FOTIADIS, LIKAS, *et al.*, 2006).

Os sinais anormais detectados pelo ECGAR (potenciais tardios ventriculares) correspondem a zonas do miocárdio que se ativam de forma lenta e fragmentada, sendo considerado atualmente um dos principais marcadores de eventos arrítmicos graves em determinadas cardiopatias, em especial, após infarto do miocárdio (BARBOSA, BARBOSA, *et al.*, 2004).

Uma força tarefa do *Committee of European Society of Cardiology, American Hearth Association e American College of Cardiology* sugere critérios representativos para a identificação de potenciais tardios. A Tabela 2.2 apresenta esse critério:

Tabela 2.2: Critério para identificação de potenciais tardios
(modificada) (NARAYANASWAMY, 2002)

Parâmetro do ECGAR	Descrição	Critério
QRSD	Duração do QRS filtrado	> 114 ms
RMS40	Tensão rms dos últimos 40 ms do complexo QRS	< 20 μ V
LAS40	A duração dos sinais de baixa amplitude com menos de 40 μ V no fim do complexo QRS	> 38 ms

A Tabela 2.3 apresenta as principais diferenças entre um ECG padrão e um ECGAR:

Tabela 2.3: Principais diferenças entre ECG padrão e ECGAR
(modificada) (NARAYANASWAMY, 2002)

ECG	ECGAR
Baixa resolução digital de sinal	Alta resolução digital de sinal
Sinais de ECG tipicamente limitados em banda em 0,5 Hz a 80 Hz	Sinais de ECG têm uma banda mais larga entre 0,05 Hz e 300 Hz, tipicamente
Sinais amostrados a taxas tipicamente de 300 Hz	Sinais amostrados a altas taxas, tipicamente maiores que 1000 Hz
Conversores AD com resolução típica menor que 12 bits	Conversores AD com resolução típica maior que 16 bits
Não é capaz de detectar potenciais tardios	Pode detectar potenciais tardios após processamento digital dos sinais
O foco é interpretar todas as porções do sinal de ECG	O foco é interpretar a porção final do complexo QRS e regiões próximas
O intervalo PR, duração do complexo QRS, elevação/descida do segmento ST são parâmetros chave para análise	Duração do QRS, RMS40 e LAS40 são os parâmetros chave para análise

A Figura 2.8 apresenta um exemplo de um ECGAR de diagnóstico. Pode-se notar que apenas a região de interesse, o equivalente a um ciclo cardíaco médio, é analisada pelo especialista:

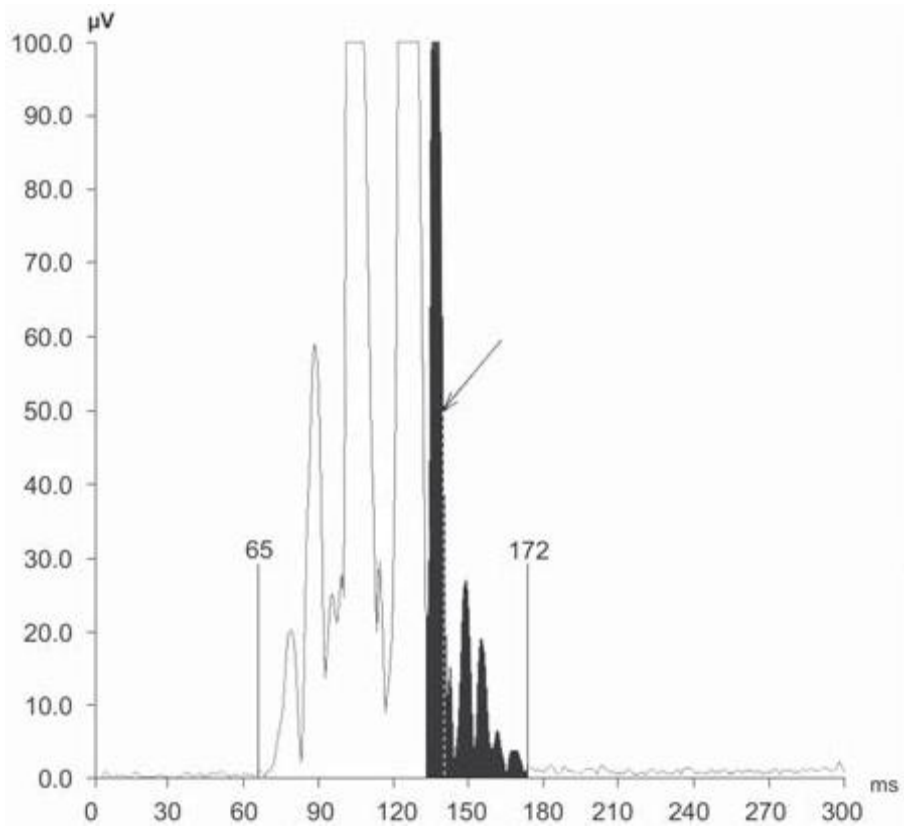


Figura 2.8: Exemplo de um ECGAR de diagnóstico
(BARBOSA, BARBOSA, *et al.*, 2004)

3 PROJETO DE *HARDWARE*

3.1 PUBLICAÇÕES COM OUTROS PROJETOS DE *HARDWARE*

As publicações consultadas mostram diversos projetos de *hardware* executados e os seus resultados, porém, nenhum deles mostra o ECG de alta resolução e a aquisição de 12 canais simultâneos. Vários desses projetos são para *homecare* de modo a permitir a transmissão sem fio do canal de ECG adquirido. A seguir são apresentadas algumas publicações:

(RAITA-AHO, SARAMÄKI e VAINIO, 1994) apresentam um projeto de um circuito integrado com um filtro digital integrado para o processamento dos sinais do ECG. A amostragem utilizada é de 100 Hz e uma banda passante de 0,5 Hz a 49,5 Hz. A tecnologia do circuito foi de 2,0 μm em CMOS de metal duplo, com 34000 transistores e 15,43 mm^2 de área. O circuito foi implementado e os testes revelaram o sucesso do projeto.

(MEISSIMILLY, RODRÍGUEZ, *et al.*, 2003) propõem um projeto de um detector de QRS para uso em um monitor cardíaco de ambulatório utilizando microcontrolador. O sistema consiste de um filtro passa-faixa com banda de 6,5 Hz a 22,5 Hz aplicado ao sinal digitalizado e o sinal resultante da filtragem aplicado a um processo de decisão que utiliza um método adaptativo. O detector projetado apresentou boa performance para detecção, com um erro de detecção de 0,2% nos testes teóricos realizados.

(FULFORD-JONES, WEI e WELSH, 2004) propõem um dispositivo sem fio para aquisição de dois canais de eletrocardiograma de modo contínuo. O projeto desenvolvido utiliza um sistema operacional TinyOS embarcado em um microcontrolador com um ADC de 10 bits incorporado e um circuito auxiliar de instrumentação biomédica utilizando componentes da fabricante *Texas Instruments*. Os resultados são satisfatórios para os objetivos propostos pelo trabalho.

(NAIYANETR, CHAROENTONG e CHAROENSUK, 2004) propõem um sistema computadorizado para aquisição de um canal de ECG e aplicação para variabilidade cardíaca. A interface do sistema proposto é USB e a detecção do QRS é implementada usando a DFT. O ADC utilizado tem 12 bits de resolução. Os resultados foram bons porém afetados pela movimentação excessiva do paciente e pela interferência do sinal de telefones celulares.

(PROULX, CLIFFORD, *et al.*, 2006) apresentam um projeto de um sensor para monitoramento de ECG com interface *Bluetooth*. A idéia do projeto é realizar a captura do sinal de ECG e a transmissão para aparelhos de telefone celular. A resolução utilizada foi de 14 bits. Os resultados obtidos foram satisfatórios para os objetivos propostos no projeto. As sugestões de desenvolvimento futuro seguem para a transmissão dos sinais através da rede de telefonia móvel.

(WONG, PUN, *et al.*, 2006) apresentam um circuito impresso com o condicionamento, incluindo o *driven right leg*, para aquisição de um canal de sinal de ECG. O circuito impresso foi projetado porém não implementado. O circuito foi simulado com resultados satisfatórios quanto à rejeição de modo comum.

(CHIEN e TAI, 2006), na busca por dispositivos de uso cotidiano para cuidados com a saúde, propuseram um circuito de condicionamento de sinais cardíacos para se acoplar ao vídeo game portátil *GameBoy Advanced* da fabricante *Nintendo* obtendo bons resultados para um canal de eletrocardiograma e detecção da frequência cardíaca aproveitando-se da portabilidade e interatividade do aparelho.

(HO, CHIANG, *et al.*, 2007) propõem o projeto de um dispositivo portátil com armazenamento em memória *flash* e interface USB para transmissão para um PC. O dispositivo captura um canal por vez, selecionado dentre os seis canais bipolares a partir do uso de quatro eletrodos. O ADC utilizado tem 12 bits de resolução e o sistema apresentado obteve bons resultados.

(KIING-ING, 2007) propõe um dispositivo portátil sem fio para aquisição de um canal de ECG. O dispositivo resultante do trabalho utiliza o sistema operacional TinyOS embarcado em um microcontrolador e os resultados foram satisfatórios para os objetivos do trabalho. O sinal resultante deve ser filtrado antes de ser analisado por um médico, porém esta etapa fogia ao escopo do trabalho.

(KIM, KIM, *et al.*, 2007) propõem um dispositivo portátil sem fio para aquisição de um canal de ECG utilizando a tecnologia de rede sem fio *ZigBee* da fabricante de componentes eletrônicos *Texas Instruments*. O dispositivo deve ser utilizado em uma rede de sensores no corpo humano. Os resultados obtidos foram satisfatórios, com o dispositivo funcionando e capturando um sinal de ECG de qualidade para diagnóstico através de um nó sensor de uma rede de sensores.

(ZHU, RAO, *et al.*, 2008) apresentam um projeto de um circuito de pré-processamento para um sistema de monitoração de ECG sem fio. O circuito apresentado

consiste de um amplificador de instrumentação, *driven right leg*, filtros passa-altas, passa-baixas e um amplificador. O filtro passa-baixas usou frequência de corte de 100 Hz, enquanto o passa-altas 0,5 Hz. Os resultados apresentados foram satisfatórios para o condicionamento do sinal.

(CHANG, CHEN, *et al.*, 2008) propõem um sistema para aquisição de um canal de ECG com interpretação e análise dos sinais utilizando redes neurais artificiais para detecção de variabilidade da frequência cardíaca (*heart rate variability* – HRV) de modo a permitir que um paciente em casa saiba sua condição cardíaca. O sistema permite também o envio automático do diagnóstico para um médico.

Na sua tese de doutorado, que envolve a criação de um nó sensor de ECG em uma rede de sensores no corpo humano, (BARBOSA, 2008) propõe um ECG de 1 canal utilizando um amplificador de instrumentação INA118, um filtro passa-altas e um filtro passa-baixas, ambos passivos, um estágio de ganho de 100 V/V e um *buffer*, ambos usando amplificadores OPA 2336 e o circuito de *driven right leg* também usando amplificadores OPA 2336. A especificação esperada é um ECG de 0,07 Hz a 48 Hz com um ganho 1000 V/V ao final. O amplificador de instrumentação deve ter elevada razão de rejeição de modo comum, para minimizar ruídos que surgem eventualmente nas entradas do circuito e contaminam o sinal de interesse. Há duas etapas de amplificação: a primeira de baixo ganho para evitar a saturação do sinal de interesse ocorre no amplificador de instrumentação; a segunda para que o sinal de interesse alcance o nível adequado para a conversão AD ocorre no estágio de ganho. Há também dois filtros para limitar o sinal na banda passante desejada. O filtro passa-baixas objetiva remover as componentes devido à componente DC nos eletrodos e o passa-altas é para eliminar o *aliasing* bem como as frequências da rede elétrica (60 Hz). O *driven right leg* serve para colocar o paciente no mesmo potencial do circuito eletrônico para evitar descargas elétricas e reduzir ruídos gerados pelo modo comum quando o paciente não está aterrado ou ao mesmo potencial de referência dos amplificadores. O *buffer* é usado para o sinal não perder potência e gerar erros no ADC.

3.2 REQUISITOS DE PROJETO

Os circuitos para obtenção de ECG, desde os mais simples até os mais complexos são compostos por um amplificador de instrumentação, um filtro passa-altas, um ganho,

um filtro passa-baixas, um *buffer* de saída e um circuito de realimentação negativa conhecido como *driven right leg* (DRL). (BARBOSA, 2008)

Segundo (WEBSTER, 1998) um aparelho amplificador de biopotencial para a realização do eletrocardiograma, em geral, deve possuir:

- Circuito de proteção: circuito que tem a finalidade de proteger os componentes eletrônicos do aparelho no caso de altas tensões que podem porventura entrar no circuito, no caso de uma desfibrilação, por exemplo.
- Seletor de canais: tem a função de ligar os eletrodos necessários à obtenção de um canal ao circuito pré-amplificador. Cada eletrodo conectado ao paciente é também conectado ao seletor de canais do eletrocardiógrafo.
- Sinal de calibração: um sinal de 1 mV é momentaneamente aplicado ao eletrocardiógrafo para cada canal que é registrado.
- Pré-amplificador: tem a função de aplicar o ganho inicial do ECG. Esse circuito deve ter uma elevada impedância de entrada e um alto CMRR. Esse circuito é em geral um amplificador diferencial ou de instrumentação que pode ter um ganho fixo ou um controle de ganho.
- Circuito de Isolação: tem a função de barreira contra a corrente oriunda da rede elétrica quando o aparelho porventura entrar em um estado de falha.
- Circuito *driven right leg* (DRL): tem a função de referência para os demais circuitos. Realiza a realimentação negativa com correntes muito baixas através do corpo do paciente. Em (WEBSTER, 1977) o *driven right leg* também é apresentado como vantajoso por reduzir a interferência e o risco de choque elétrico uma vez que ele substitui o referencial de terra. Em seu trabalho, (WINTER e WEBSTER, 1983) apresentam o projeto de um circuito *driven right leg* e consideram que o circuito deve evitar altos valores de ganho de malha para não ser instável e também que no cálculo de sua largura de banda deve ser considerada a redução da interferência de alta frequência da luzes fluorescentes. O trabalho de (WINTER e WEBSTER, 1983) apresenta ainda as condições para tornar o circuito ótimo e as condições de estabilidade.
- Amplificador: tem a função de segundo estágio de amplificação. Leva o sinal de ECG até a amplitude correta para ser registrada, além de incluir os filtros necessários à banda passante do sinal.

Ainda segundo (WEBSTER, 1998) alguns problemas encontrados devem ser considerados no projeto de um eletrocardiógrafo:

- Distorção de frequência: quando um eletrocardiógrafo não tem a resposta em frequência necessária ocorre a distorção de frequência. A distorção em alta frequência arredonda as quinas da forma de onda e diminui a amplitude do complexo QRS. A distorção em baixa frequência torna a linha de base não horizontal.
- Saturação ou distorção de corte: a tensão de *offset* alta nos eletrodos ou os amplificadores ajustados incorretamente produzem essa distorção. Nesse tipo de problema os picos do complexo QRS podem ser cortados, bem como as demais ondas, dependendo do caso.
- Laços de terra: os pacientes que estejam conectados a um eletrocardiógrafo e a outros aparelhos, cada qual com seu referencial de terra podem causar esse problema. Se ocorrer uma diferença de potencial entre os referenciais de terra de cada aparelho uma corrente elétrica circulará através do corpo do paciente.
- Fios desconectados: devido ao uso cotidiano ou mesmo por alguma eventual soltura dos eletrodos algum dos condutores que leva os potenciais do paciente aos amplificadores se desconecta. Isso causa a introdução de potenciais relativamente altos nos amplificadores e distorce o ECG.
- Artefatos devido a grandes transientes elétricos: em algumas situações, como por exemplo durante uma desfibrilação, um pulso elétrico com grande potencial é detectado pelo eletrocardiógrafo e o mesmo se devidamente protegido leva algum tempo para estabilizar o sinal novamente.
- Interferência de dispositivos elétricos: A maior fonte de interferência é a rede elétrica com a frequência de 60 Hz. Outros aparelhos podem influenciar com a interferência eletromagnética como por exemplo: radares, telefones celulares, TV, rádio. Nesses casos os cabos condutores funcionam como antenas. Para minimizar essas interferências fios com tamanhos semelhantes e trançados podem ser utilizados.

Em (WEBSTER, 1977) são apresentados os requisitos de eletrodos para o eletrocardiograma. Os resultados de testes com diversos tipos de eletrodos mostram que o eletrodo de contato da pele é tão eficiente quanto o eletrodo de punção quando o paciente está em repouso, ou seja, quando os artefatos (erros no sinal) devido a movimentos são mínimos. É mostrada também a necessidade de utilizar um amplificador de instrumentação porque testes demonstram a remoção de grande parte da interferência de modo comum.

Ainda em (WEBSTER, 1977) é discutida a diferenciação que deve ser feita entre um ECG para diagnóstico e um ECG para monitor de sinais vitais. Para diagnóstico é necessário um sinal com o mínimo de distorções e não é possível detectar artefatos, função do monitor de sinais vitais, sem causar distorção ao sinal. O ECG de diagnóstico tem uma banda de frequências maior e algumas distorções são aceitáveis. Se a frequência de corte inferior for aumentada é minimizada a variação da linha de base, porém a onda S é aumentada e há a diminuição do segmento ST e inversão da onda T. Diminuir a frequência de corte superior pode eliminar o ruído inserido pelos movimentos musculares (sinais de eletromiografia – EMG) e a interferência da rede elétrica, porém diminui a amplitude do complexo QRS e encurta o intervalo PR.

Em seu trabalho, (BRETSCHNEIDER e WEILLE, 2006) comentam que o sinal de ECG tem 100 μV a 1 mV. É necessário amplificador diferencial com CMRR (taxa ou razão de rejeição de modo comum) de 100 a 120 dB porque um sinal de ECG de 1 mV diferencial pode estar com um sinal de modo comum de interferência de 200 mV. Ainda é exposto que eletrodos com gel condutor permitem que a entrada do amplificador diferencial não necessite impedância demasiada alta. O valor de impedância de entrada resistiva de 1 M Ω é suficiente. O ganho para o registro do sinal deve ser aproximadamente 1000 V/V e a banda necessária entre 1 Hz e 30 Hz para um monitor cardíaco. Por fim é descrito que as tecnologias de isoladores mais confiáveis para uso em instrumentos médicos são por RF ou por acoplamento ótico.

O contato dos eletrodos com a pele forma potenciais de *offset*, de meia célula, de aproximadamente ± 300 mV para os eletrodos de prata/cloreto de prata. A largura de banda para os sinais de ECG é diferente de acordo com a aplicação: para detecção da frequência cardíaca, ou seja, detecção dos intervalos RR a faixa de frequências é de 0,5 Hz a 3,5 Hz; para as ondas P, Q, R, S e T complexas, ou seja, um ECG de diagnóstico, a faixa de frequências é de 0,05 Hz a 100 Hz; para detecção de potenciais tardios ventriculares a faixa de frequências é de 40 Hz a 200 Hz; por fim, para monitores cardíacos a faixa de frequências é de 0,67 Hz a 40 Hz. Para que o eletrocardiógrafo não detecte diversos artefatos em pacientes com marcapasso é necessário a limitação do *slew rate* em 0,28 V/s. (PRUTCHI e NORRIS, 2005)

Segundo (JAMALUDIN, 2007) para padronizar os equipamentos eletrocardiógrafos a *American Heart Society (AHA)*, a *Association for the Advancement of Medical Instrumentation (AAMI)*, a *American National Standards Institute (ANSI)* e a

International Electrotechnical Commission (IEC) colocaram normas mínimas a serem seguidas pelos aparelhos. A Tabela 3.1 sintetiza esses requisitos:

Tabela 3.1: Requisitos de performance da norma ANSI-AAMI EC11-1991/2007 (modificado) (JAMALUDIN, 2007)

Faixa dinâmica de entrada	<ul style="list-style-type: none"> • ± 5 mV no sinal • Tolerância para offset DC de ± 300 mV
Acurácia no ganho	<ul style="list-style-type: none"> • $\pm 5\%$ para ganhos fixos de 20 mm/mV, 10 mm/mV e 5 mm/mV
Erro no sistema	<ul style="list-style-type: none"> • Máximo de $\pm 10\%$ para sinais de entrada limitados a ± 5 mV e taxa máxima de excursão de 125 mV/s
Resposta em frequência	<ul style="list-style-type: none"> • AHA recomenda largura de banda de 0,05 Hz a 100 Hz (+0,5 dB, -3 dB)
Resposta ao degrau	<ul style="list-style-type: none"> • O dispositivo deve responder a um degrau de 1 mV com um <i>overshoot</i> máximo de 10% e tempo de decaimento constante ≥ 3 s quando medido durante os primeiros 320 ms
Impedância de entrada	<ul style="list-style-type: none"> • No mínimo 2 MΩ a 10 Hz
Corrente direta	<ul style="list-style-type: none"> • 0,2 mA em todos os eletrodos no paciente
CMRR a 50/60Hz	<ul style="list-style-type: none"> • 90 dB (30000) com eletrodo de referência desbalanceado por uma impedância padrão.
Ruído no sistema	<ul style="list-style-type: none"> • 40 mV quando todas as entradas estão conectadas
Corrente de risco no paciente	<ul style="list-style-type: none"> • 10 mA no evento de falta

Com base na revisão bibliográfica o *hardware* do protótipo do projeto teve como premissas de condicionamento do sinal:

- Amplificação do sinal com um ganho de 1000 V/V para que a escala seja compatível com a visualização em osciloscópio e a entrada de dados não seja saturada com base na alimentação do sistema. Essa amplificação deve ocorrer em dois estágios, um na amplificação diferencial com ganho aproximado de 10 V/V e outro com ganho 100 V/V depois de removido o *offset* do sinal.
- Circuito para *driven right leg* utilizando eletrodos colocados nos braços direito e esquerdo e na perna esquerda uma vez que a soma desses sinais deve ser utilizada como referência (Terminal de Wilson) para os canais unipolares obtidos no tórax.
- Filtragem do sinal com filtro analógico passa-altas com frequência de corte de 0,05 Hz para eliminar o *offset* provocado pelo contato dos eletrodos com a pele.
- Filtragem do sinal com filtro analógico passa-baixas com frequência de corte de 200 Hz para permitir a detecção de potenciais tardios ventriculares e eliminar o efeito de *aliasing* na digitalização.

- Amplificação a partir de amplificador de instrumentação com CMRR mínimo de 90 dB para eliminar em grande parte o ruído de modo comum. Nesse amplificador deve ser aplicado ao sinal um ganho de aproximadamente 10 V/V para que o sinal não sature antes de passar pelo filtro passa-altas que tem a função de remover a parte DC do sinal.
- Alimentação dos amplificadores e demais componentes com alimentação simétrica entre -2,5 V e +2,5 V e um terra virtual. As tensões devem ser geradas a partir de uma alimentação entre 0 V e 5 V.
- Isolação da alimentação dos circuitos analógicos ao circuito digital de transmissão para o PC. Esse requisito pode ser cumprido com uso de circuito de isolação ou com uso de baterias. Em ambos os casos a tensão de entrada do circuito deve ser regulada em 5 V.

As premissas para digitalização e transmissão do sinal para um PC se resumem a:

- Digitalização dos sinais a uma frequência mínima de 400 amostras/s (mínimo da taxa de Nyquist), com valor desejável maior que 1000 amostras/s.
- Transmitir os dados digitalizados a um PC através do barramento USB com taxa de transferência adequada à taxa de amostragem.
- Possibilitar a alimentação dos circuitos analógicos a partir dos sinais de alimentação do barramento USB.
- Isolar os sinais de transmissão de dados entre o ADC e o microcontrolador.

Os sinais resultantes desse *hardware* não estão livres dos ruídos causados pela rede elétrica (60 Hz) e suas harmônicas. A remoção deverá ser realizada por *software* através de filtros digitais.

3.3 COMPONENTES ELETRÔNICOS SELECIONADOS

3.3.1 Amplificadores operacionais TL064

É um componente composto de 4 amplificadores operacionais encapsulados com baixo consumo de potência com entradas na tecnologia J-FET e portanto com alta impedância. Suas principais características extraídas de (Texas Instruments, 2004) estão presentes na Tabela 3.2:

Tabela 3.2: Características principais do TL064

Característica	Valor típico por amplificador
Consumo de potência	6 mW (máximo 7,5 mW)
Capacidade de fornecimento de corrente	200 μ A (máximo 250 μ A)
Corrente de <i>Bias</i>	5 pA (máximo 200 pA)
Corrente de <i>Offset</i>	30 pA (máximo 400 pA)
Proteção de curto-circuito na saída	Presente
Impedância de entrada	1 T Ω
<i>Slew rate</i>	3,5 V/ μ s
Temperatura de Operação	0° C a 70° C
Banda Passante (Ganho Unitário)	1 MHz
CMRR	86 dB (mínimo 70 dB)

As características apresentadas e, principalmente, o custo baixo foram determinantes para a escolha do componente no projeto.

Os amplificadores operacionais desse componente são utilizados em *buffers* e filtros analógicos, bem como nos estágios de amplificação do circuito analógico de condicionamento dos sinais.

Para o protótipo foram escolhidos componentes no encapsulamento DIP para facilitar o manuseio e a soldagem. O mesmo componente também está disponível em tamanho reduzido no encapsulamento SMD.

3.3.2 Amplificador de Instrumentação INA118

É um componente composto por um amplificador de instrumentação de precisão, com baixo consumo de potência e excelente acurácia.

Suas principais características extraídas de (Burr-Brown, 1998) estão presentes na Tabela 3.3:

Tabela 3.3: Características principais do INA118

Característica	Valor típico
Consumo de potência	3,5 mW (máximo 10,5 mW)
Tensão de <i>Offset</i>	25 μ V (máximo 50 μ V)
Corrente de <i>Offset</i>	1 nA (máximo 10 nA)
Corrente de <i>Bias</i>	1 nA (máximo 10 nA)
CMRR	110 dB (no mínimo)
Banda Passante (Ganho Unitário)	800 kHz
<i>Slew rate</i>	0,9 V/ μ s
Temperatura de Operação	-40° C a +85° C
Impedância de Entrada	10 G Ω

O ganho do amplificador de instrumentação é ajustado de acordo com um resistor externo, R_G , pela fórmula $1 + (50k\Omega/R_G)$. O componente R_G foi escolhido de precisão (1%) para que o ganho real seja o mais próximo possível do ganho projetado.

Para a escolha desse componente levou-se em conta as características do mesmo e a relação custo-benefício com outros modelos.

O encapsulamento escolhido foi DIP para permitir o manuseio e a soldagem facilitada no protótipo. Esse mesmo componente está disponível em encapsulamento SMD com dimensões muito reduzidas e com as mesmas características elétricas de funcionamento.

3.3.3 ADC ADS1256

É um ADC sigma-delta de quarta ordem com alta resolução (24 bits) e muito baixo ruído. Por ser sigma-delta o efeito de *aliasing* é eliminado, mesmo sem o filtro antes do conversor. Ele apresenta taxa de saída de dados de 30000 amostras/s. Sua comunicação é realizada através da interface SPI.

A Figura 3.1 apresenta o diagrama de blocos do componente:

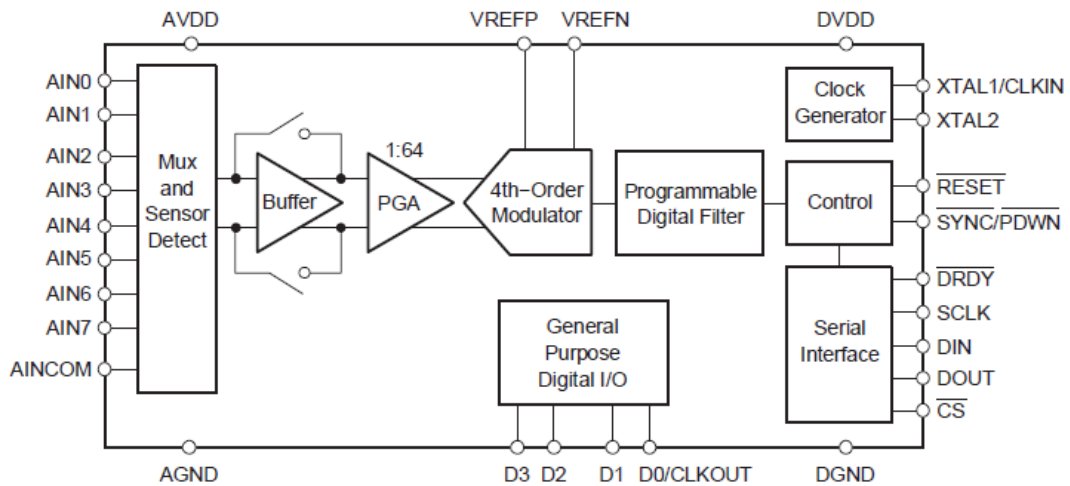


Figura 3.1: Diagrama de blocos do ADS1256
(modificado) (Texas Instruments, 2008a)

A Tabela 3.4 apresenta a identificação de cada um dos sinais presentes na Figura 3.1:

Tabela 3.4: Sinais utilizados no ADS1256

Sinal	Descrição
AVDD	Fonte de alimentação analógica
AGND	Terra analógico
VREFN	Entrada de referência negativa
VREFP	Entrada de referência positiva
AINCOM	Entrada analógica comum
AIN0	Entrada analógica 0
AIN1	Entrada analógica 1
AIN2	Entrada analógica 2
AIN3	Entrada analógica 3
AIN4	Entrada analógica 4
AIN5	Entrada analógica 5
AIN6	Entrada analógica 6
AIN7	Entrada analógica 7
SYNC/PDWN	Entrada de sincronização/Desligar energia
RESET	Entrada de reinicialização
DVDD	Fonte de alimentação digital
DGND	Terra digital
XTAL2	Conexão ao cristal oscilador
XTAL1/CLKIN	Conexão ao cristal oscilador / entrada de relógio externo
CS	Sinal de componente selecionado
DRDY	Saída “dados prontos”
DOUT	Saída de dados seriais
DIN	Entrada de dados seriais
SCLK	Entrada do relógio serial

D0/CLKOUT	Entrada/Saída digital 0 / Saída de relógio serial
D1	Entrada/Saída digital 1
D2	Entrada/Saída digital 2
D3	Entrada/Saída digital 3

As características elétricas extraídas de (Texas Instruments, 2008a) estão mostradas na Tabela 3.5:

Tabela 3.5: Características elétricas principais do ADS1256

Característica	Valor típico
Consumo de potência	38 mW (máximo 57 mW)
Tensão de entrada analógica	Entre 4,75 V e 5,25 V
Tensão de entrada digital	Entre 1,8 V e 3,6 V
Temperatura de operação	-40° C a +85° C

O dispositivo disponibiliza 11 registradores de 8 bits cada para configurações e calibração, além disso disponibiliza também 15 comandos, sendo que 13 desses são de 8 bits e 2 de 16 bits.

Para o envio e a interpretação dos comandos e a estabilização do ADC são necessárias algumas restrições na temporização do protocolo SPI. A Tabela 3.6 apresenta as principais características de temporização necessárias ao funcionamento do ADC:

Tabela 3.6: Principais características de temporização do ADC

Característica	Valor
Temporização do relógio principal	- Frequência: 7,68 MHz - Período: 130,21 ns
Temporização do relógio serial	- No mínimo 4 períodos do relógio principal - frequência máxima: 1,91 MHz - período mínimo: 521 ns
Tempo necessário entre duas transmissões no barramento SPI	- No mínimo 4 períodos do relógio principal - período mínimo: 521 ns
Tempo necessário para recuperação de dados após os comandos RDATA, RDATAc e RREG	- No mínimo 50 períodos do relógio principal - Duração mínima: 6,51 µs
Tempo necessário entre comandos após os comandos RDATAc e SYNC	- No mínimo 24 períodos do relógio principal - Duração mínima: 3,125 µs
Tempo necessário para estabilização após o comando WREG para a troca das entradas do MUX	- Em 30k Amostras/s: 210 µs - Em 15k Amostras/s: 250 µs - Em 7,5k Amostras/s: 310 µs - Em 3,75k Amostras/s: 440 µs

O tempo de estabilização após a troca das entradas do MUX limita, e muito, a capacidade de conversão do ADC, permitindo efetivamente, no máximo, 4374 amostras/s para os oito canais quando configurado para 30000 amostras/s.

Para o funcionamento com os menores níveis de ruído possíveis, (Texas Instruments, 2008a) indica a montagem com os componentes presentes na Figura 3.2:

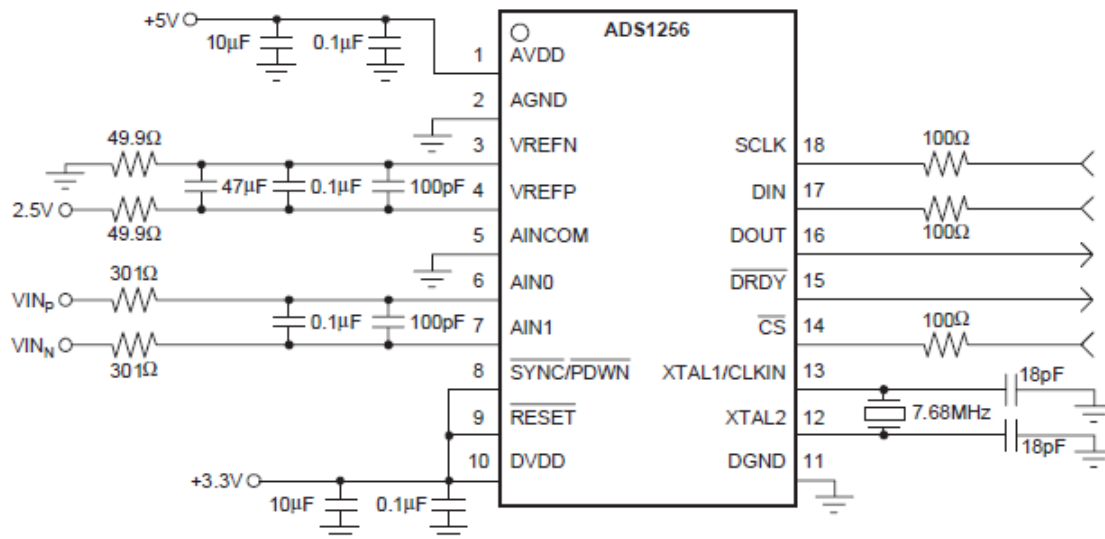


Figura 3.2: Montagem recomendada para o bom funcionamento do ADS1256 (modificada) (Texas Instruments, 2008a)

A Tabela 3.7 apresenta as definições dos comandos disponíveis para o ADC:

Tabela 3.7: Definições dos comandos disponíveis no ADS1256

Comando	Descrição	Tamanho
WAKEUP	Completa o SYNC ou sai do modo STANDBY (dois valores de comandos são definidos para o WAKEUP)	8 bits
RDATA	Leitura de dados	8 bits
RDATAAC	Leitura de dados continua	8 bits
SDATAAC	Pára a leitura de dados continua	8 bits
RREG	Lê de um registrador	16 bits
WREG	Escreva em um registrador	16 bits
SELFCAL	Autocalibração de <i>offset</i> e ganho	8 bits
SELFOCAL	Calibração de <i>offset</i>	8 bits
SELFGCAL	Calibração de ganho	8 bits
SYSOCAL	Calibração de <i>offset</i> do sistema	8 bits
SYSGCAL	Calibração de ganho do sistema	8 bits
SYNC	Sincroniza a conversão analógica para digital	8 bits
STANDBY	Entra no modo STANDBY para economia de energia	8 bits
RESET	Coloca os valores de inicialização nos registradores	8 bits

O componente está disponível no encapsulamento SMD e devido ao espaçamento reduzido entre seus pinos tem a soldagem dificultada. Ele foi escolhido devido à característica de 30000 amostras/segundo com alta resolução (24 bits). Porém as 30000 amostras/s só são possíveis se não houver chaveamento das entradas do MUX, o que não é o caso do protótipo do projeto. A taxa desejável de pelo menos 1000 amostras/s por canal foi então reduzida, devido às limitações do componente, a 500 amostras/s por canal.

3.3.4 Microcontrolador ARM AT91SAM7S256

É um microcontrolador RISC de 32 bits que dispõe de interface JTAG para depuração de programas.

Ele possui 256 kBytes de memória *flash* que permite no mínimo 10000 ciclos de escrita e também 64 kBytes de memória RAM.

O microcontrolador possui no mesmo circuito integrado, além do processador, os controladores de memória (MC), de inicialização (RSTC), de gerador de relógio (CKGR), de gerenciamento de energia (PMC), de interrupções avançado (AIC), de entradas/saídas paralelas (PIOA), de canais DMA de periféricos (PDC), de serial síncrona (SSC) e de PWM (PWMC).

Além dos controladores é composto também por unidade de depuração (DBGU), temporizador de intervalo periódico (PIT), *watchdog* para reinicialização em caso de falhas (WDT), temporizador de tempo real (RTT), porta USB compatível com *fullspeed* (12 Mbps) (UDP), transmissor/receptor síncrono/assíncrono universal (USART), SPI mestre escravo (SPI), contador/temporizador (TC), interface de dois fios (TWI) e ADC de 10 bits de resolução. (Atmel, 2007)

A Figura 3.3 apresenta o diagrama de blocos do microcontrolador:

LEDs e a interface necessária ao funcionamento da interface USB. A Figura 3.4 e a Figura 3.5 apresentam as vistas superior e inferior da placa de desenvolvimento respectivamente:

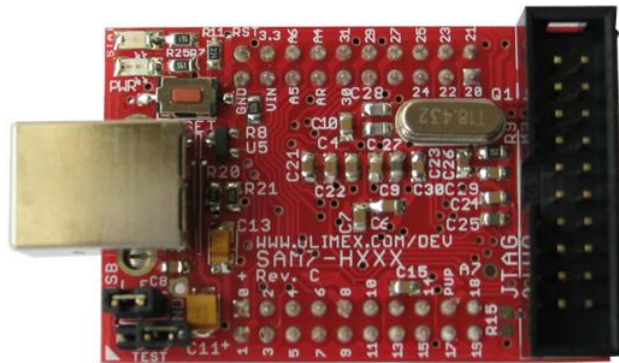


Figura 3.4: Vista superior da placa de desenvolvimento SAM7-H256
(Olimex, 2009)

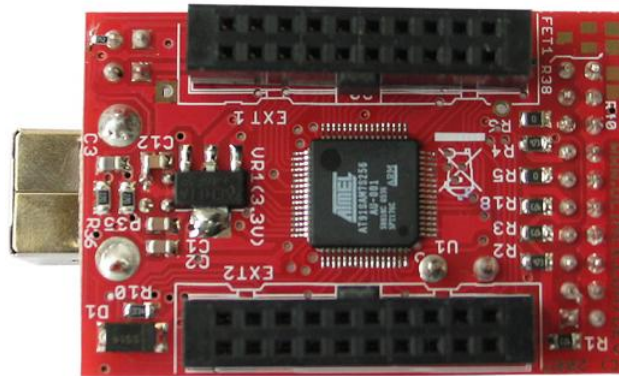


Figura 3.5: Vista inferior da placa de desenvolvimento SAM7-H256
(Olimex, 2009)

A placa de desenvolvimento disponibiliza dois conectores de expansão que dão acesso direto a alguns dos pinos do controlador. Ela disponibiliza também sinais de tensão que podem ser utilizados para alimentar outros circuitos que consumam baixa potência (menos que 500 mA, que é o limite de fornecimento do USB). A Figura 3.6 apresenta os sinais disponibilizados pela placa de desenvolvimento:

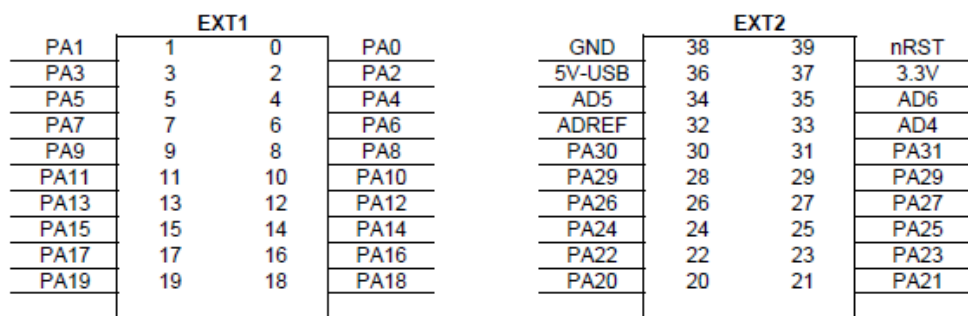


Figura 3.6: Esquemáticos dos conectores de expansão da placa SAM7-H256
(Olimex, 2009)

No protótipo do projeto serão utilizadas apenas algumas das funcionalidades do microcontrolador. Dentre elas destacam-se: PMC para controlar a alimentação dos pinos de saída e os relógios; AIC para controlar as interrupções do USB e as interrupções dos contadores/temporizadores; PIOA para gerenciar os pinos de entrada/saída e permitir o funcionamento do SPI, bem como para possibilitar a leitura de alguns sinais do ADC e permitir também a geração de ondas nos pinos para efeitos de depuração; o UDP para comunicação através do USB com um microcomputador; o SPI para comunicação com o ADC; e o TC que permite a geração da frequência de amostragem do ADC de forma exata para possibilitar a aplicação de filtros digitais de maneira efetiva.

A Tabela 3.8 apresenta as características elétricas principais do microcontrolador extraídas de (Atmel, 2007):

Tabela 3.8: Características elétricas principais do AT91SAM7S256

Característica	Valor típico
Consumo de potência	33 mW (máximo 165 mW)
Tensão de entrada/saída dos pinos	5 V (máximo 5,5 V) com <i>pull-up</i> interno
Tensão de alimentação	Entre 3,0 V e 3,6 V
Capacidade de fornecimento de corrente	8 mA por pino (máximo 100 mA no total)

3.3.5 Isolador ADuM5000

É um conversor DC-DC com saída de tensão regulada que pode ser configurado para fornecer 5 V ou 3,3 V. Possui certificações de segurança e regulação para diversas normas para uso em automóveis que são menos restritivas que as normas de aparelhos eletromédicos. Suporta 2500 Vrms por 1 minuto.

A tecnologia *iCoupler* da fabricante *Analog Devices* empregada na série ADuM realiza a isolamento galvânica que permite a passagem de sinais entre dois pontos, mas que previne o fluxo de corrente elétrica. Ao invés de usar LEDs e fotodiodos como os optoacopladores, transformadores são fabricados diretamente no circuito integrado barateando o custo e mantendo a eficiência (SMALL, 2006).

A Tabela 3.9 extraída de (Analog Devices, 2008a) mostra as principais características elétricas do isolador:

Tabela 3.9: Características principais do ADuM5000

Característica	Valor típico
Tensão de Alimentação	5 V (mínimo 4,5 V e máximo 5,5 V)
Tensão de Saída	3,3 V (mínimo 3,0 V e máximo 3,6 V)
Capacidade de fornecimento de corrente	100 mA
Temperatura de operação	-40° C a +105° C

O componente utiliza uma tecnologia chamada *isoPower* que emprega elementos de chaveamento de alta frequência (180 MHz) para transferir potência através do seu transformador. Essa operação atinge até 33% de eficiência com isolamento total. Cuidados especiais no projeto da placa de circuito impresso são necessários para manter os níveis de emissão eletromagnética dentro dos padrões aceitáveis pelos órgãos regulatórios. Os principais cuidados referem-se a acrescentar capacitores ligando cada um dos pinos de alimentação com seus respectivos terras, tanto nos pinos de entrada quanto nos pinos de saída. A Figura 3.7 apresenta uma sugestão de leiaute para minimizar a contaminação das linhas de alimentação pelas correntes de alta frequência:

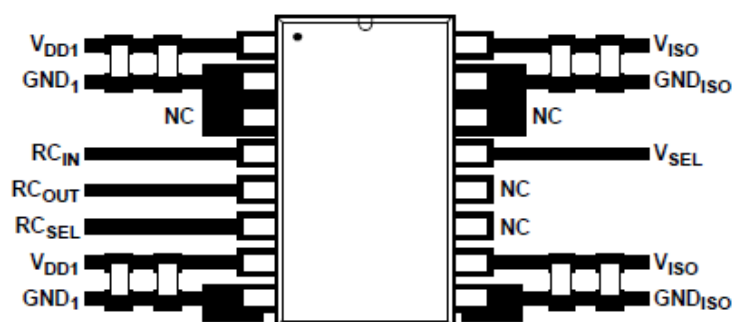


Figura 3.7: Leiaute recomendado para uso do ADuM5000
(Analog Devices, 2008a)

A Tabela 3.10 contém informações das características de segurança extraídas de (Analog Devices, 2008a):

Tabela 3.10: Características de segurança do ADuM5000

Característica	Valor típico
Desligamento térmico	150° C
Tensão máxima de isolamento do dielétrico	2500 Vrms (por 1 minuto)
Tensão máxima de trabalho	560 Vpp
Maior sobretensão permitida	4000 Vpp (por 10 s)

O componente possui encapsulamento SMD porém com um bom espaçamento entre os pinos, o que facilita a soldagem. Ele foi escolhido como solução para adequação à parte das normas técnicas de regulação para eletrocardiógrafos (NBR IEC60601-2-25) no protótipo.

3.3.6 Isolador ADuM5402

É um componente isolador de quatro canais com conversor DC-DC integrado. Ele, similarmente ao isolador ADuM5000, utiliza a tecnologia *isoPower* e suporta até 2500 Vrms durante 1 minuto.

A Figura 3.8 apresenta o diagrama de blocos funcional do dispositivo:

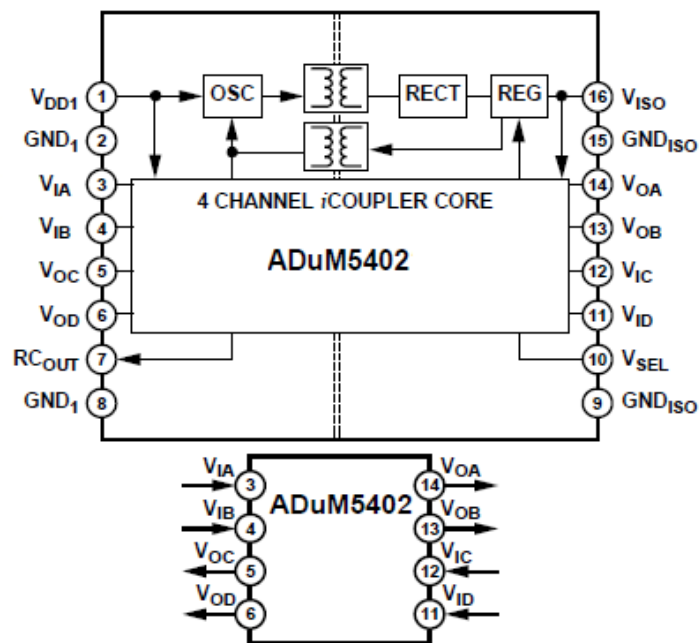


Figura 3.8: Diagrama de blocos do ADuM5402 (modificado) (Analog Devices, 2008b)

Como pode ser visto na Figura 3.8 o componente apresenta duas linhas em uma direção e outras duas na direção inversa, o que é ideal para o isolamento entre o ADC e o microcontrolador, além disso a tensão regulada pode ser utilizada para alimentação dos demais componentes eletrônicos.

As características de isolamento e elétricas do regulador de tensão são idênticas aos do componente ADuM5000 e podem ser encontradas na Tabela 3.10 e na Tabela 3.9.

As linhas de dados suportam até 25 Mbps com largura de pulso de 40 ns para cada bit. A capacidade de corrente de cada linha é tipicamente de 41 mA (máximo de 46 mA).

Como o funcionamento do componente é similar ao ADuM5000 as mesmas recomendações para a placa de circuito impresso se fazem válidas.

O ADuM5402 também foi escolhido para adequar o protótipo a parte das normas técnicas de regulação para eletrocardiógrafos (NBR IEC60601-2:25). Na verdade os componentes que têm a certificação para a referida norma são os da série ADuM240X, porém os mesmos estavam em falta no mercado quando da realização do projeto e também são compatíveis pino a pino com os da série ADuM540X.

3.3.7 Regulador de tensão LM78M05

É um regulador de tensão utilizado para a alimentação dos demais componentes eletrônicos do circuito. O componente tem proteção contra sobrecarga e desligamento por superaquecimento.

Ele funciona sem necessidade de outros componentes. Ao ser alimentado com tensões contínuas entre 7,2 V e 25 V libera na sua saída a tensão regulada em 5 V variando no máximo na faixa de 4,8 V e 5,2 V. Tem capacidade de fornecimento de corrente de até 500 mA e consome tipicamente 4 mA (máximo de 10 mA). (National Semiconductor, 2005)

O dispositivo foi escolhido para o protótipo com encapsulamento TO-220 devido à facilidade de aquisição no mercado, porém o mesmo é de tamanho relativamente grande devido à necessidade de uma parte metálica para dissipação de calor.

3.3.8 Terra virtual TLE2425

É um componente que alimentado com duas tensões de componentes analógicos 0 V e 5 V libera em sua saída um terra Virtual em 2,5 V o que permite a alimentação de outros componentes que necessitam de tensões simétricas, como amplificadores operacionais por exemplo, com tensões de -2,5 V e +2,5 V.

A Tabela 3.11 apresenta as principais características elétricas do componente extraídas de (Texas Instruments, 2002):

Tabela 3.11: Características principais do TLE2425

Característica	Valor típico
Consumo de potência	850 μ W (máximo 1,25 mW)
Impedância de saída	7,5 m Ω (máximo 22,5 m Ω)
Capacidade de fornecimento de corrente	50 mA

O componente escolhido para o protótipo por questões de facilidade de manuseio e soldagem foi o de encapsulamento TO-226AA que tem pinos para soldagem e apresenta um tamanho relativamente grande. Está também disponível um encapsulamento SMD com dimensões reduzidas porém com as mesmas características elétricas.

3.3.9 Regulador de tensão REF3033

É um regulador de precisão de baixa potência e baixa tensão que pode ser utilizado para a alimentação dos circuitos digitais do ADC.

Suas principais características elétricas extraídas de (Texas Instruments, 2008b) estão presentes na Tabela 3.12:

Tabela 3.12: Características principais de REF3033

Característica	Valor típico
Consumo de potência	210 μ W (máximo 250 μ W)
Capacidade de fornecimento de corrente	25 mA
Acurácia na saída	0,2%

O único encapsulamento disponível para o componente é o SOT23-3 que é SMD e tem tamanho muito reduzido, o que dificulta a manipulação e a soldagem. O custo do componente também não é muito baixo.

3.4 PROJETO DOS CIRCUITOS ELÉTRICOS

O circuito de aquisição do ECG, com base nos componentes eletrônicos selecionados, foi dividido em módulos para facilitar o processo de montagem e testes em *protoboard*. A Figura 3.9 apresenta o diagrama de blocos da parte analógica do sistema. O sistema completo consiste de uma entrada para 10 cabos que serão ligados aos eletrodos, 9 módulos de *buffer* (“Entrada” na Figura 3.9) para manter a potência do sinal de entrada, 1 módulo de retorno – *driven right leg* (“DRL” na Figura 3.9), 1 módulo de referência – terminal de Wilson (“Referência” na Figura 3.9), 9 módulos de amplificação e filtragem (“Canal” na Figura 3.9).

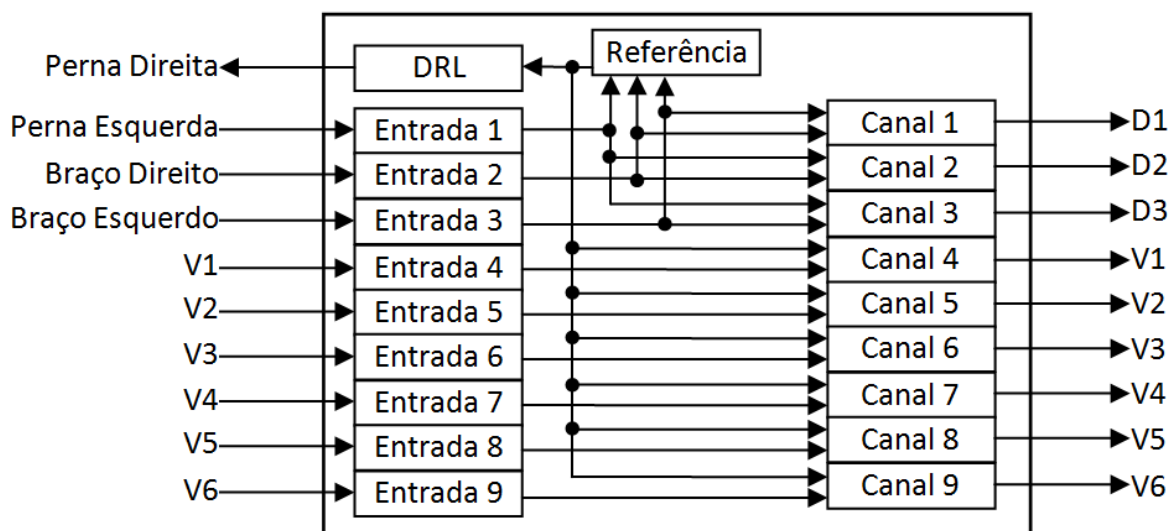


Figura 3.9: Diagrama de blocos da parte analógica do sistema

3.4.1 Módulo *driven right leg*

A especificação dos resistores e capacitor foi extraída de (Texas Instruments, 2007). A entrada do circuito deve ser ligada no sinal de referência, resultado do módulo de referência (terminal de Wilson).

Os resistores ligados à saída têm valores elevados para minimizar a corrente sobre o paciente. O segundo amplificador operacional aplica um ganho de -39 V/V ao sinal de referência o que permite a realimentação negativa do paciente ao circuito.

A Figura 3.10 apresenta o circuito projetado que corresponde ao módulo DRL da Figura 3.9:

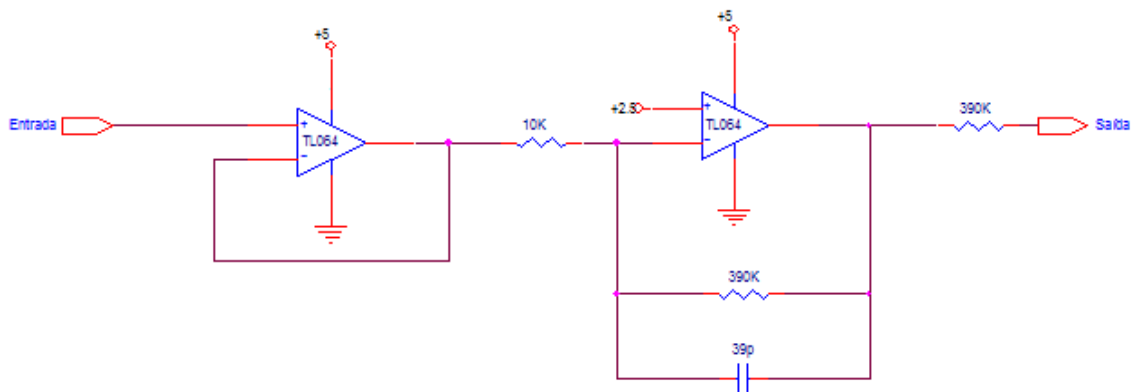


Figura 3.10: Circuito do *driven right leg* (DRL)

3.4.2 Módulo de entrada

O módulo de entrada consiste de um *buffer* para manter o nível de tensão do sinal de entrada nos demais módulos que o utilizam. O resistor logo após a entrada do módulo é sugerido em (PRUTCHI e NORRIS, 2005) para limitar a corrente no paciente em caso de falha.

A entrada desse módulo é conectada ao cabo que é ligado ao eletrodo na pele do paciente. E a saída é apenas o sinal de entrada com maior capacidade de potência.

A Figura 3.11 apresenta o circuito projetado:

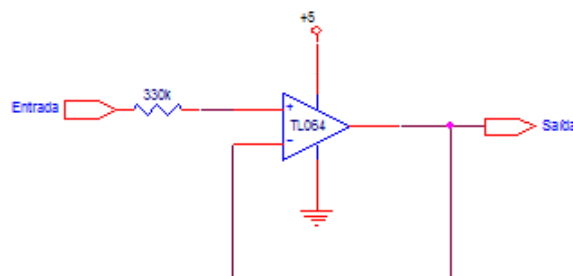


Figura 3.11: Circuito básico de condicionamento da entrada

3.4.3 Módulo de referência

O circuito desse módulo consiste de um amplificador operacional da configuração de somador não inversor. O circuito é utilizado para somar os sinais oriundos dos eletrodos no braço direito, braço esquerdo e perna esquerda.

Diferente do circuito original proposto por Wilson, foi utilizada a sugestão de (PRUTCHI e NORRIS, 2005) de substituir os três resistores de 5 M Ω por três resistores de 30 k Ω . A única restrição aos resistores é que devem ser de precisão para evitar o desequilíbrio na soma e prejudicar a referência.

A Figura 3.12 apresenta o circuito:

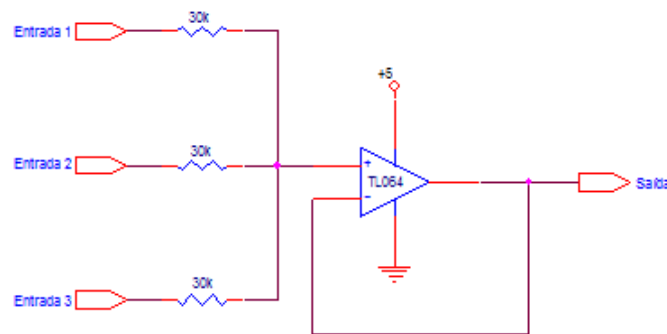


Figura 3.12: Circuito de Referência (terminal de Wilson)

3.4.4 Módulo canal

Consiste de 4 estágios de condicionamento do sinal. O primeiro estágio é composto pelo amplificador e instrumentação, o segundo estágio é um filtro passa-altas analógico, o terceiro estágio é um estágio de ganho e o quarto estágio um filtro passa-baixas.

A Figura 3.13 apresenta o diagrama de blocos do módulo:

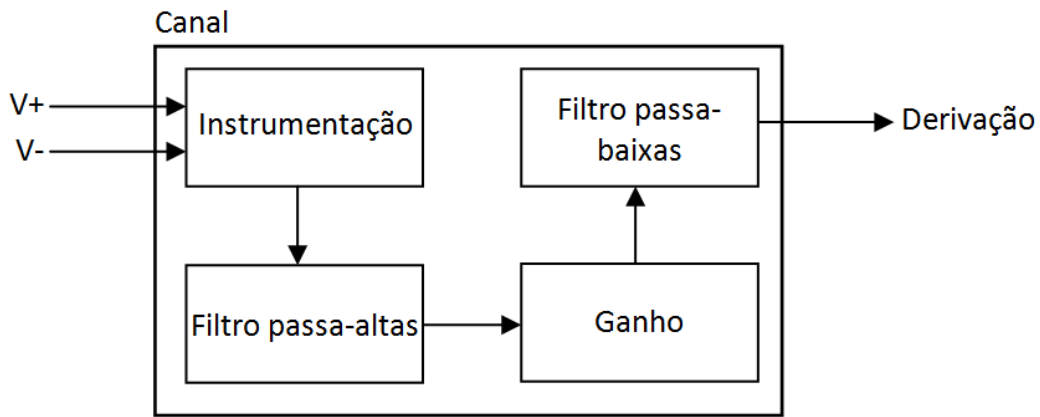


Figura 3.13: Diagrama de blocos de um módulo canal

3.4.4.1 Módulo de instrumentação

Consiste do amplificador de instrumentação com a referência ligada ao terra virtual e um resistor de controle de ganho de $5,6\text{ k}\Omega$ que leva o ganho do amplificador a $9,93\text{ V/V}$ conforme (Burr-Brown, 1998).

As entradas negativa e positiva são ligadas aos sinais oriundos dos módulos de entrada, na seleção correspondente a cada canal.

A Figura 3.14 apresenta o circuito projetado:

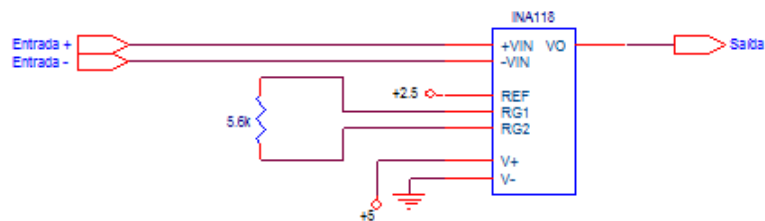


Figura 3.14: Circuito básico de instrumentação

3.4.4.2 Módulo filtro passa-altas

Consiste de um filtro analógico na topologia Sallen-Key do tipo Butterworth que apresenta a faixa de passagem plana com relação ao ganho apesar de possuir fase não linear. A escolha pesou entre o filtro Bessel que possui ganho com oscilações e fase linear e o Butterworth. Pela melhor relação custo-benefício apresentada em (BRETSCHNEIDER e WEILLE, 2006) e (PRUTCHI e NORRIS, 2005) optou-se pelo segundo tipo. O custo-

benefício se resume no fato de que para o sinal de diagnóstico a distorção de fase é menos importante que a distorção de amplitude.

O filtro projetado é de segunda ordem com frequência de corte de 0,05 Hz. Os valores de capacitor e resistor foram calculados pelo *software FilterPRO* versão 2.0 disponibilizado pela fabricante de componentes eletrônicos *Texas Instruments*.

A Figura 3.15 apresenta o circuito projetado:

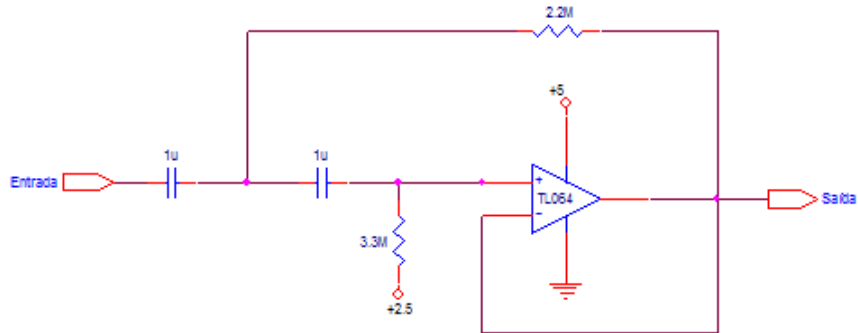


Figura 3.15: Circuito básico do filtro passa-altas

A Figura 3.16 apresenta a resposta em frequência do filtro projetado:

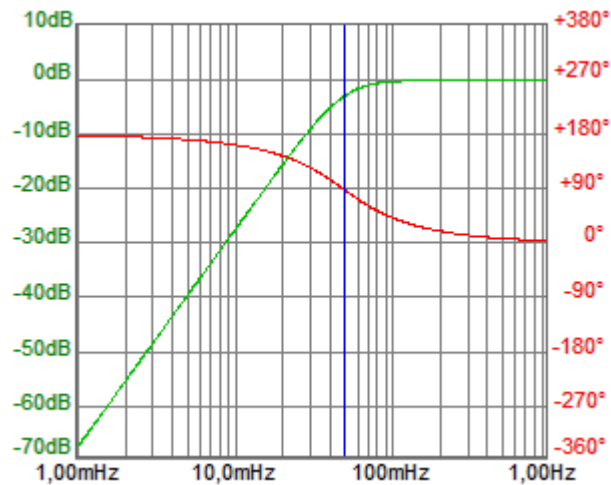


Figura 3.16: Resposta em frequência do filtro passa-altas

3.4.4.3 Módulo ganho

Consiste de um amplificador operacional na configuração não inversora com ganho projetado de 101 V/V.

A Figura 3.17 apresenta o circuito projetado:

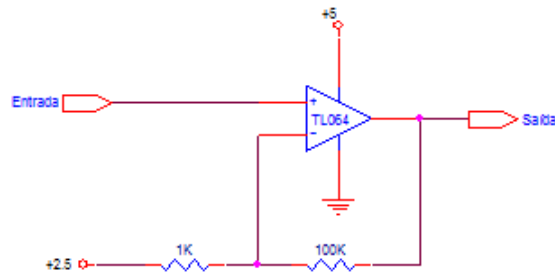


Figura 3.17: Circuito básico do ganho

3.4.4.4 Módulo filtro passa-baixas

Assim como o módulo filtro passa-altas, consiste de um filtro na topologia Sallen-Key do tipo Butterworth de segunda ordem.

A frequência de corte do filtro foi projetada em 200 Hz e os valores de componentes, assim como no filtro passa-altas, foram obtidos a partir do *software FilterPro* versão 2.0.

A Figura 3.18 apresenta o circuito projetado:

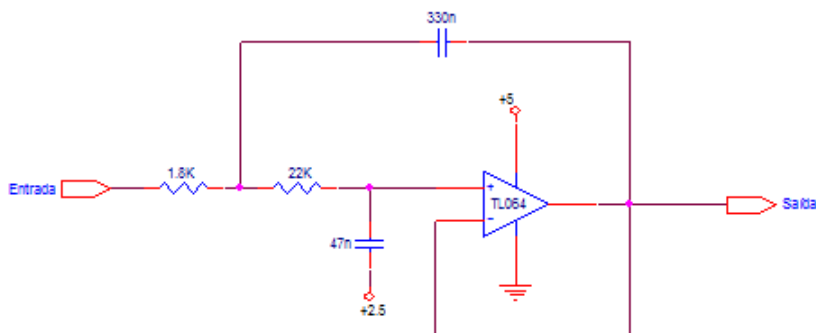


Figura 3.18: Circuito básico do filtro passa-baixas

A Figura 3.19 apresenta a resposta em frequência do filtro passa-baixas:

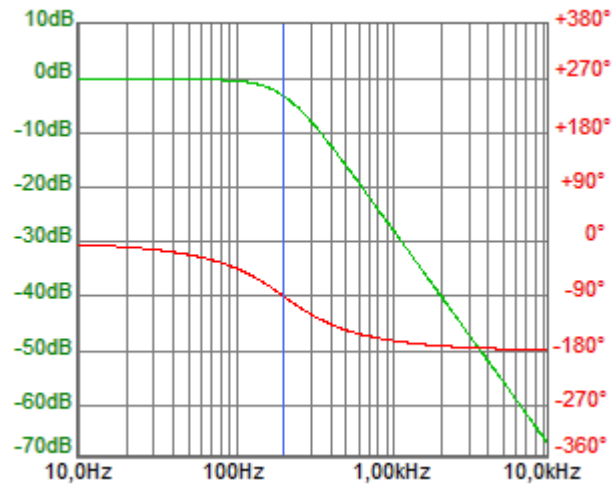


Figura 3.19: Resposta em frequência do filtro passa-baixas

3.4.5 Módulo conversor AD

Consiste dos circuitos necessários ao funcionamento correto do ADC ADS1256. O valor e o tipo dos componentes foram selecionados conforme descrito em (Texas Instruments, 2008a).

A Figura 3.20 apresenta o circuito projetado:

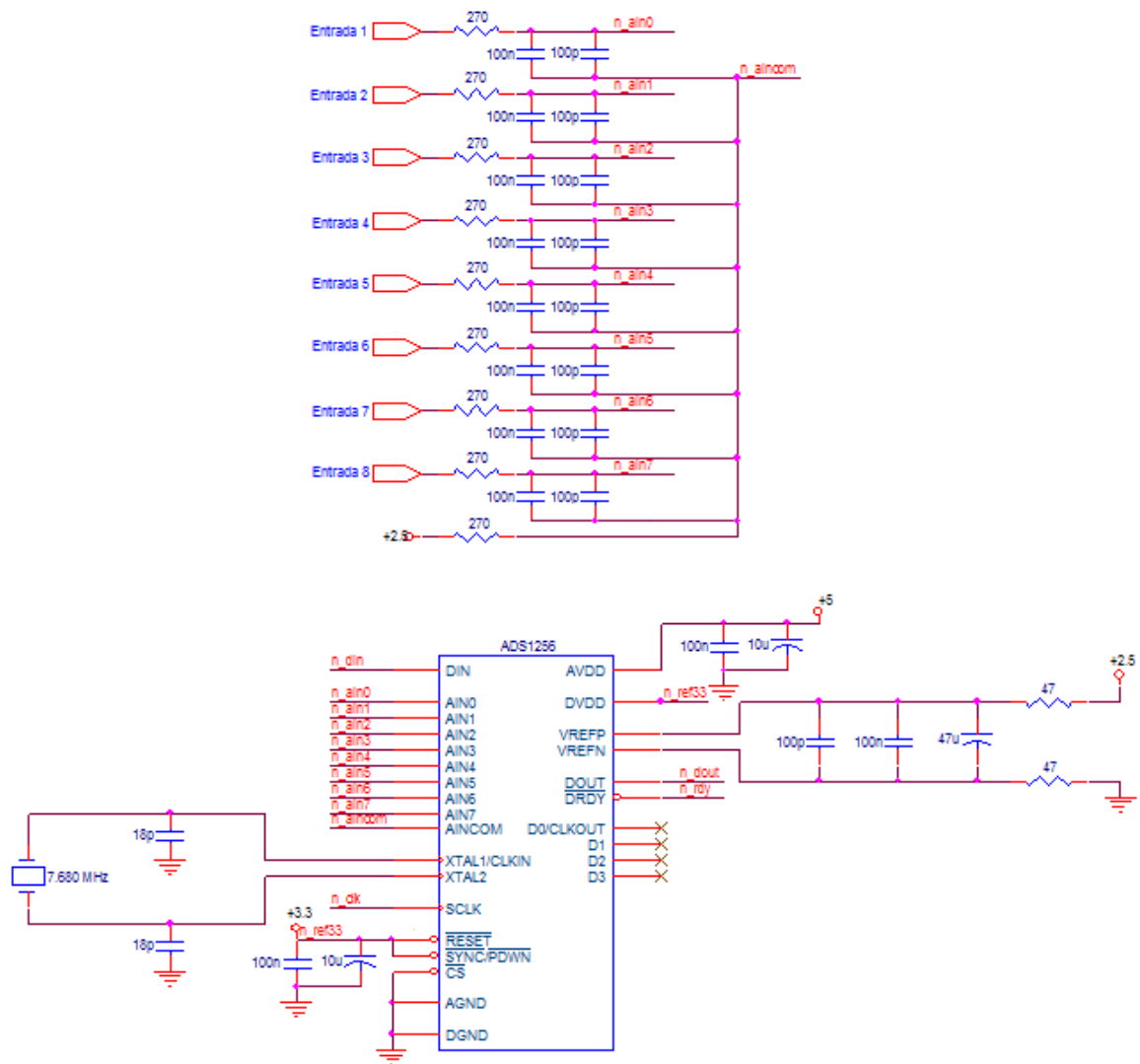


Figura 3.20: Circuito do conversor AD

3.4.6 Módulo de alimentação e isolamento

Consiste de vários circuitos responsáveis pela alimentação dos demais componentes, regulação das tensões de alimentação e referência, e isolamento das alimentações e sinais digitais entre ADC e microcontrolador.

A Figura 3.21 apresenta o circuito projetado. Os capacitores presentes no circuito foram seleccionados conforme (Analog Devices, 2008a), (Analog Devices, 2008b), (Texas Instruments, 2008b), (Texas Instruments, 2002) e (National Semiconductor, 2005) sugerem. Os terminais TP representam pontos de teste que serão disponibilizados para comunicação com o microcontrolador. Os componentes J1, J2 e J3 são *jumpers*

responsáveis por selecionar entre a alimentação advinda de bateria e a alimentação fornecida pelo barramento USB.

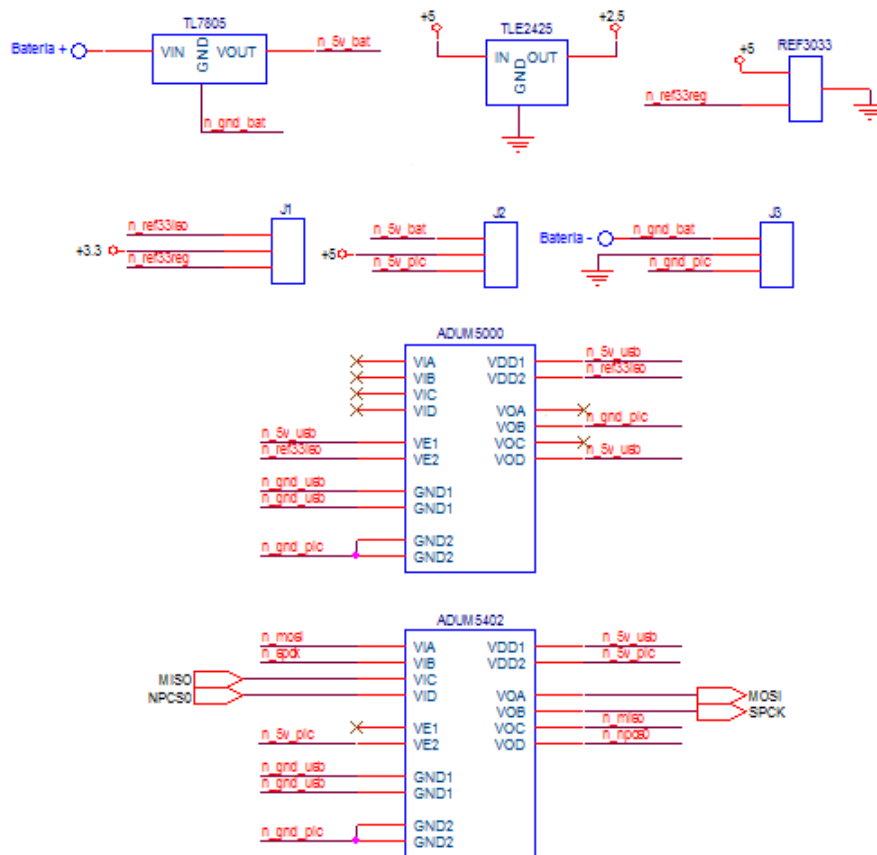


Figura 3.21: Circuitos de alimentação e isolamento

3.4.7 Módulo desacoplamento

Consiste de uma série de capacitores ligados entre +5 V e 0 V (+2,5 V e -2,5 V respectivamente, no circuito projetado). Cada capacitor corresponde a um elemento amplificador operacional ou de instrumentação e devem ser ligados próximos aos pinos de alimentação de cada um dos referidos componentes.

A função dos capacitores é evitar oscilações bruscas nas linhas de alimentação.

Eles foram incluídos em uma figura a parte para não poluir visualmente as figuras correspondentes a cada amplificador. A Figura 3.22 apresenta o circuito projetado:

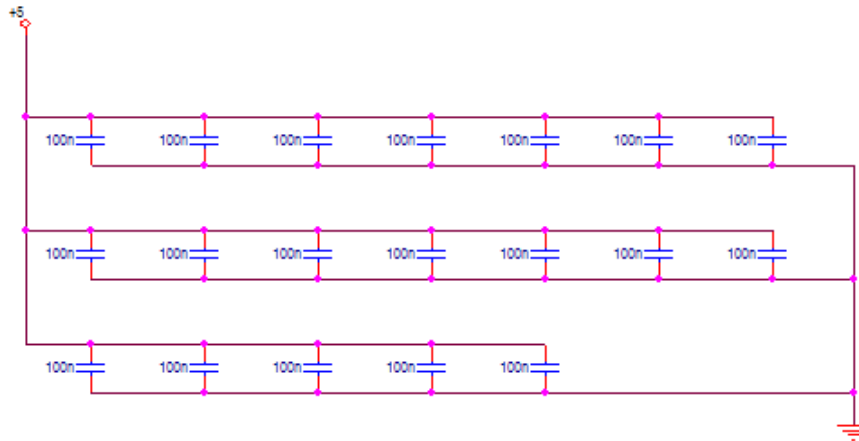


Figura 3.22: Circuito de desacoplamento

3.5 PROJETO DA PLACA DE CIRCUITO IMPRESSO

Para o projeto da placa de circuito impresso foi utilizado o *software PowerPCB* da fabricante *PADS Software*. Já para o projeto dos circuitos elétricos foi utilizado o *software Orcad* da fabricante *Cadence*. Para o roteamento das trilhas na placa foi utilizado o *software Blazerouter* também da fabricante *PADS Software*.

O processo de desenvolvimento consistiu do desenho dos circuitos no *Orcad* e da indicação de cada decalque. Ao finalizar os desenhos foi gerada a *Netlist* com os componentes do circuito. No sistema *PowerPCB* foram desenhados os decalques que não existiam por padrão no sistema e estes foram nomeados de forma compatível com os nomes utilizados no *software Orcad*. Ainda no *PowerPCB* foi importada a *Netlist* e com isso foram gerados os decalques de todos os componentes com suas respectivas ligações.

Os componentes foram dispostos na placa de modo a tentar agrupar os módulos. Tentou-se colocar os componentes dispostos de acordo com sua função: a alimentação ficou em uma região da placa, a interface com o microcontrolador e os pontos de teste ficaram em outra, etc.

A placa, por se tratar de um protótipo, foi projetada com dimensões amplas para facilitar o manuseio e a soldagem dos componentes. Suas dimensões são de 15 cm x 15 cm.

Depois da disposição dos componentes foi realizado de forma manual o roteamento das trilhas de alimentação e referência de modo a tentar isolar a alimentação do ADC do

restante do circuito. Para as trilhas de alimentação utilizou-se uma espessura maior que as demais.

Ao terminar o roteamento das trilhas de alimentação e referência utilizou-se o programa *Blazerouter* para rotear automaticamente as trilhas, sempre em pequenos grupos para otimizar o processo.

Ao término do roteamento foram gerados os arquivos necessários à confecção da placa de circuito impresso.

A Figura 3.23 e a Figura 3.24 mostram o esquemático da placa de circuito impresso na sua face superior e inferior respectivamente:

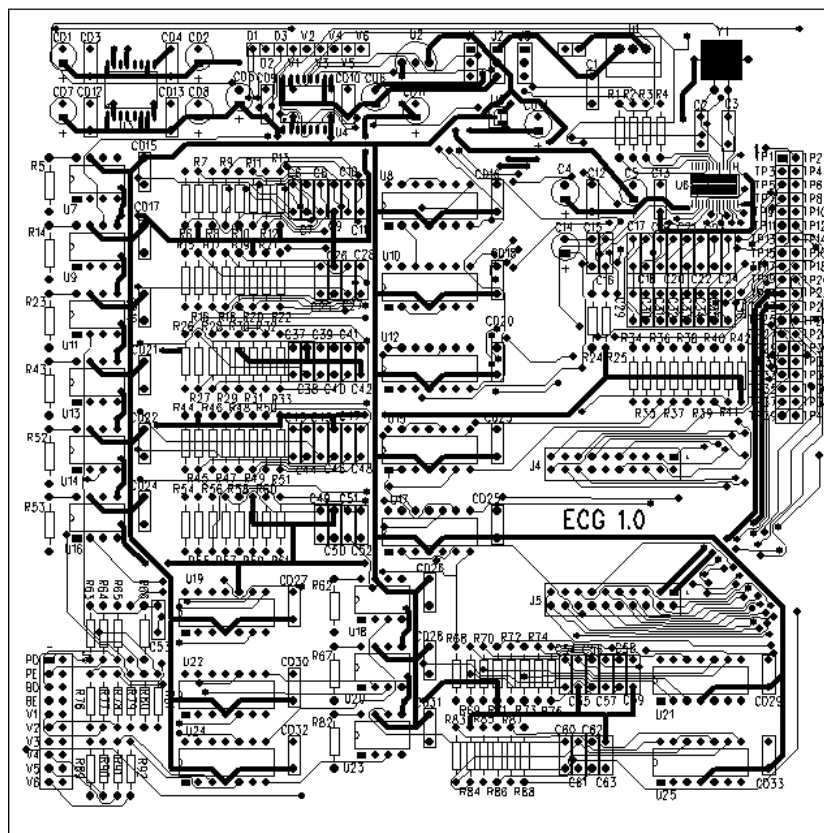


Figura 3.23: Esquemático da camada superior da placa de circuito impresso

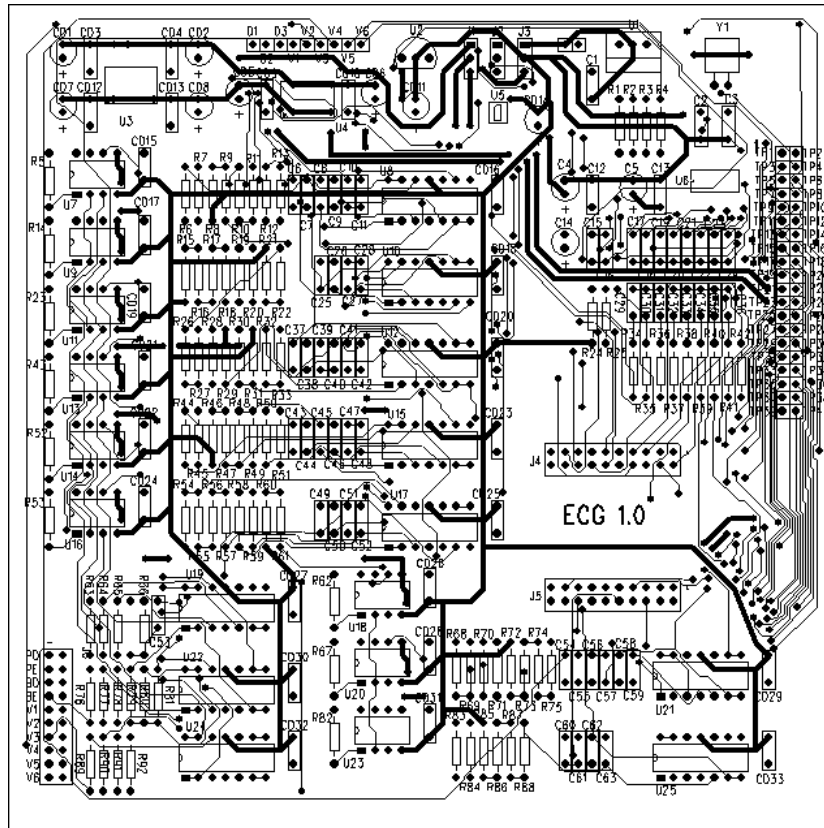


Figura 3.24: Esquemático da camada inferior da placa de circuito impresso

A Figura 3.25 apresenta uma fotografia da placa com os componentes já soldados e montados. Os componentes encapsulados em DIP foram colocados em soquetes para facilitar a eventual substituição no protótipo.

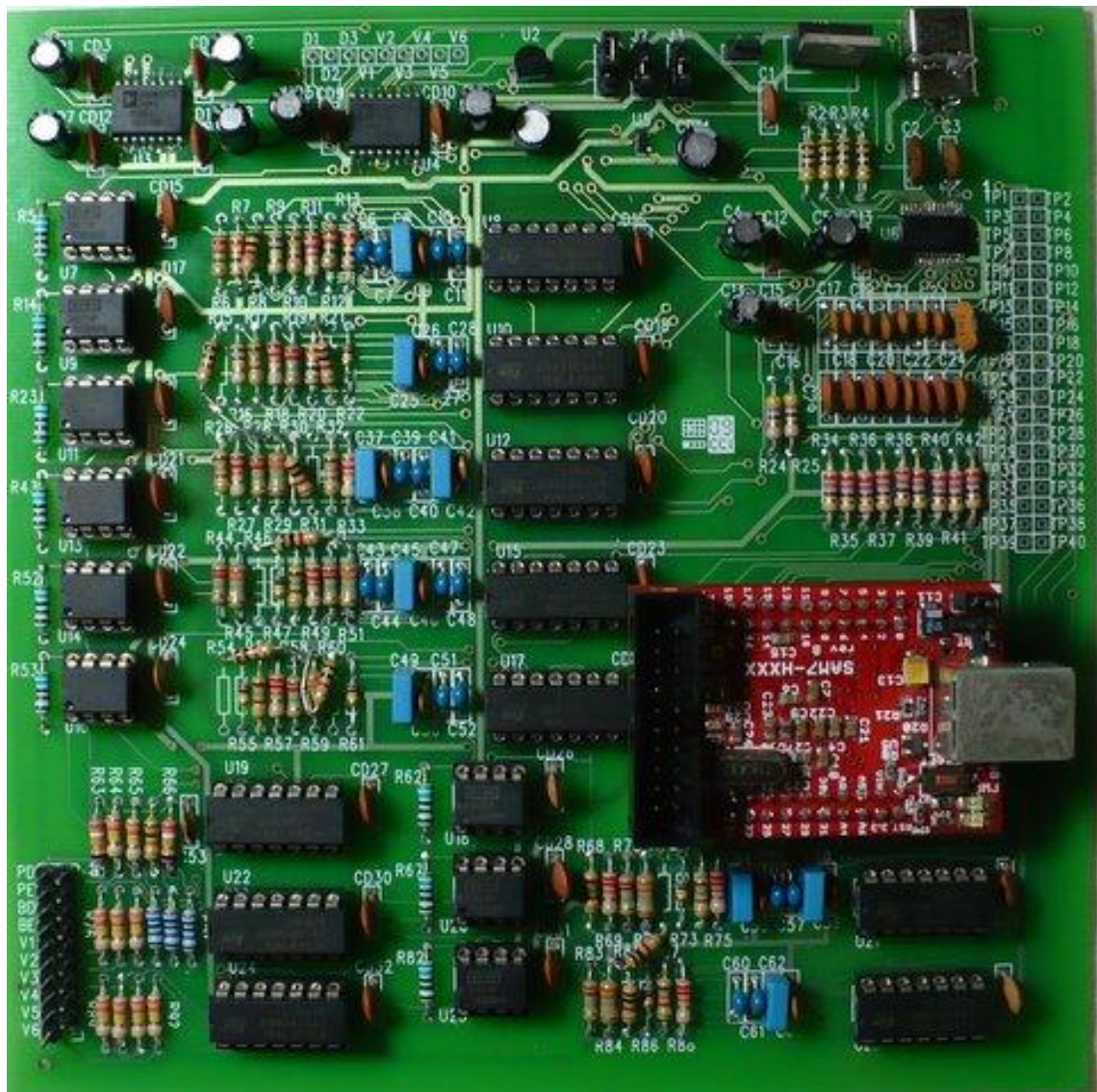


Figura 3.25: Placa de circuito impresso montada

A Figura 3.26 apresenta a mesma fotografia da Figura 3.25 com as regiões em destaque de onde os componentes de cada funcionalidade da placa foram instalados:

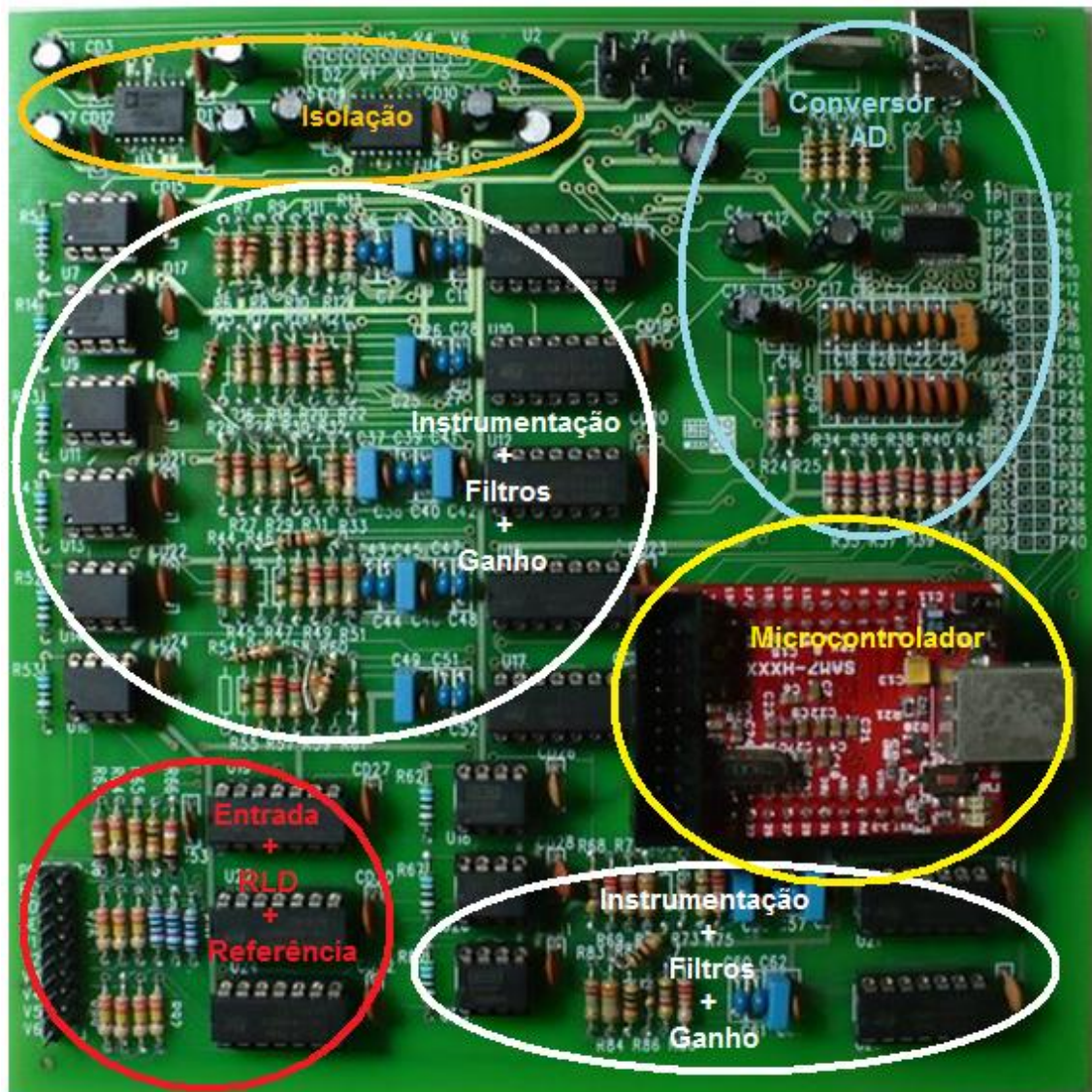


Figura 3.26: Placa de circuito impresso montada com regiões destacadas

3.6 RESULTADOS

A montagem inicial dos circuitos de condicionamento foi realizada em *protoboard* com apenas o mínimo necessário de componentes para o funcionamento de um canal. Para facilitar a visualização do sinal os eletrodos foram dispostos de modo a se obter o canal D2 que é o que apresenta a melhor definição das ondas do ECG. O resultado foi fotografado na tela do osciloscópio e está mostrado na Figura 3.27:



Figura 3.27: Sinal de ECG (D2) capturado com o circuito em protoboard

Após a montagem da placa o sinal os testes revelaram que o sinal estava contaminado com um ruído de alta amplitude. A Figura 3.28 apresenta o mesmo canal já na placa de circuito impresso. É possível notar o pico da onda R do complexo QRS e os contornos das ondas P e T:

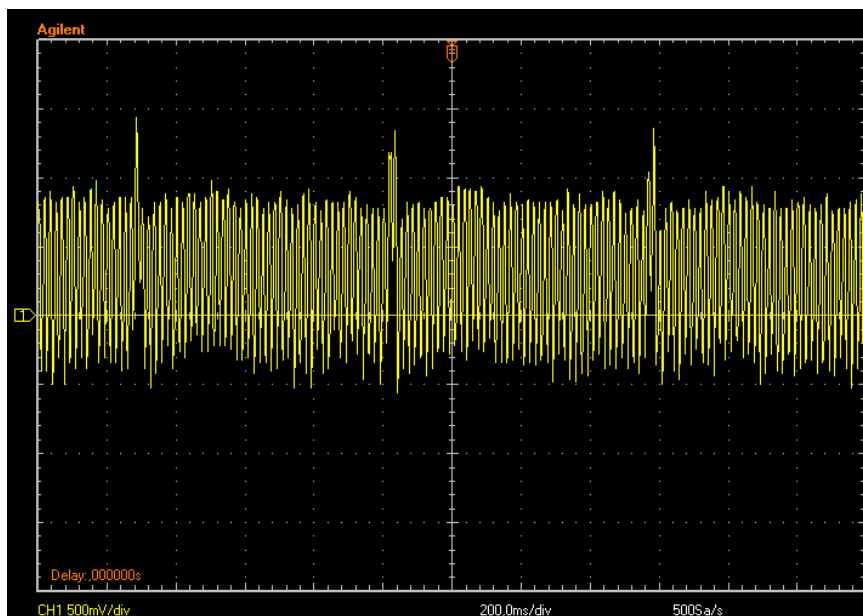


Figura 3.28: Sinal de ECG (D2) capturado com a placa

Para verificar que tipo de ruído estava presente na placa o sinal foi colocado no domínio da frequência a partir da função FFT do osciloscópio. A Figura 3.29 apresenta a fotografia da tela do osciloscópio com o sinal e a sua FFT em escala decibélica:

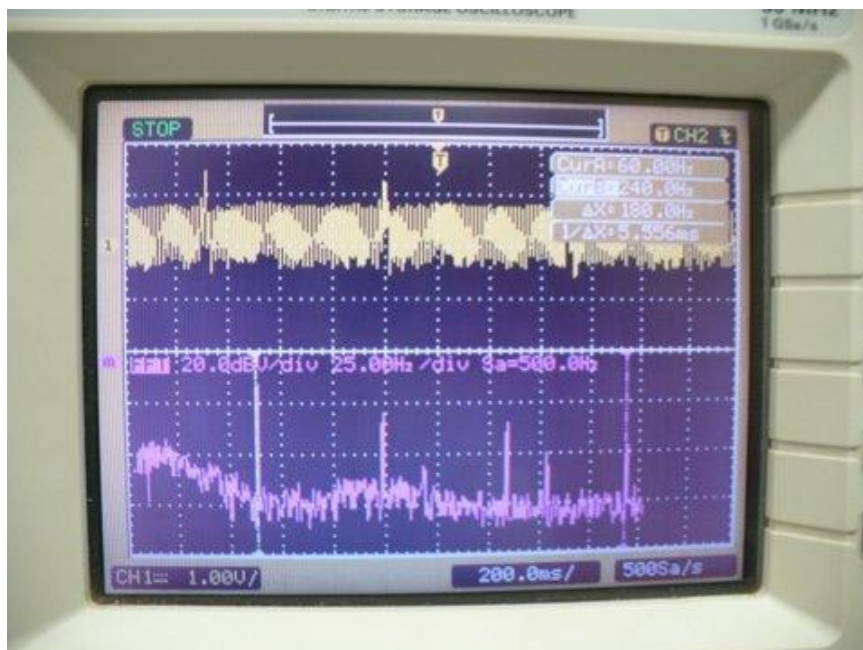


Figura 3.29: Sinal de ECG ruidoso e sua FFT

Da FFT do sinal ruidoso presente na Figura 3.29 se percebe que existem componentes de frequência com grande amplitude e com frequência bem definida. Pode-se perceber através das medidas com a função cursor do osciloscópio que os picos são na frequência de 60 Hz e suas harmônicas, 120 Hz, 180 Hz e 240 Hz. Com isso pode-se concluir que o ruído introduzido na placa é da rede elétrica (60 Hz) e suas harmônicas (120 Hz e 180 Hz). A harmônica de 240 Hz apareceu na FFT atenuada pelo filtro passa-baixas que tem frequência de corte de 200 Hz.

Ao realizar outros testes verificou-se que o problema da interferência com elevada amplitude se devia principalmente aos cabos que conectam os eletrodos à placa de aquisição dos sinais. Os 10 cabos são coaxiais com 1,5 m de comprimento e ao uni-los em forma de trança o ruído ainda se apresenta porém com muito menor amplitude. A Figura 3.30 apresenta o sinal com essa nova configuração nos cabos de entrada.

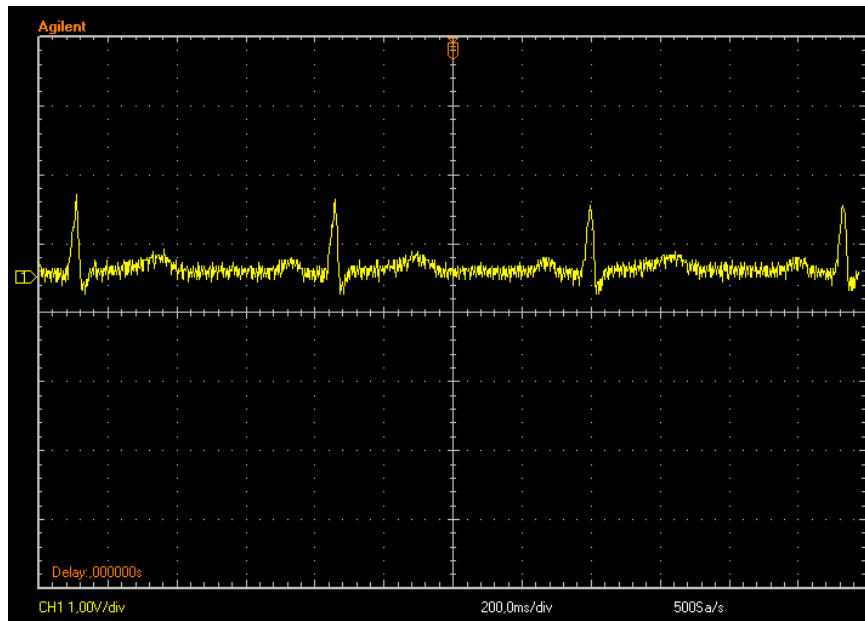


Figura 3.30: Sinal de ECG (D2) capturado com a placa com cabos de entrada trançados

4 PROJETO DE *SOFTWARE*

4.1 ESTRUTURA DO *FIRMWARE*

Para o desenvolvimento do *firmware* foi utilizado o ambiente de desenvolvimento e depuração *IAR Embedded Workbench IDE na versão 5.40 Quickstart* que tem funcionalidades completas para compilação e depuração, apenas com limitação no tamanho da imagem a ser gravada no microcontrolador no valor de 32 kB. Essa limitação, contudo, não afetou o desenvolvimento do projeto uma vez que o tamanho máximo da imagem atingida foi de 22 kB. A linguagem de programação disponibilizada pelo ambiente de desenvolvimento é a linguagem C.

O *firmware* foi desenvolvido de modo que a placa funcione como um dispositivo USB da classe CDC. Essa classe de dispositivos tem suporte nativo no sistema operacional *Microsoft Windows* a partir da versão 98SE. Ela permite o uso de pacotes USB do tipo *bulk*, que garantem a confiabilidade dos dados sem, contudo, garantir largura de banda, ou do tipo *isochronous*, que garantem largura de banda porém com a possibilidade de alguns dados serem comprometidos durante a transmissão. No projeto foi selecionada a configuração de pacotes do tipo *bulk* uma vez que a banda necessária, 96 kbps, é bem inferior ao limite do padrão USB na versão implementada pelo microcontrolador, 12 Mbps.

Para a realização da enumeração USB e o tratamento das interrupções foi utilizado o *framework* de desenvolvimento USB da fabricante do microcontrolador, a *Atmel*. Esse *framework* realiza toda a tarefa de enumeração e habilita a execução de uma função a cada dado recebido do barramento. Todas essas características citadas podem ser configuradas a partir de parâmetros passados para as funções de configuração também implementadas pelo *framework*.

Para os programas de computador de alto nível a placa é apresentada no PC como uma porta serial no padrão RS-232 que tem amplo suporte em várias linguagens de programação para PC, ou seja, a classe CDC cria uma porta serial virtual.

A função de comunicação SPI entre o microcontrolador e o ADC foi programada com base em um exemplo da fabricante *Atmel* para outro tipo de dispositivo SPI e foi a parte que demandou maior tempo de desenvolvimento pelo desconhecimento do protocolo e pelas exigências de temporização do ADC.

Para a aplicação de filtros digitais é exigida uma frequência de amostragem conhecida e fidedigna. Testes revelaram que o uso apenas dos sinais de controle do ADC não cumpriam com esse requisito e, para solucionar esse problema, o contador/temporizador do microcontrolador teve que ser utilizado.

O programa principal se resume a uma seção com as configurações de cada função do microcontrolador e um laço infinito que verifica se o barramento USB foi desligado (*host* foi colocado em estado de dormência) ou se foi religado (*host* saiu do estado de dormência) e se dados estão prontos para serem transmitidos para o PC.

A Figura 4.1 apresenta o fluxograma do programa principal:

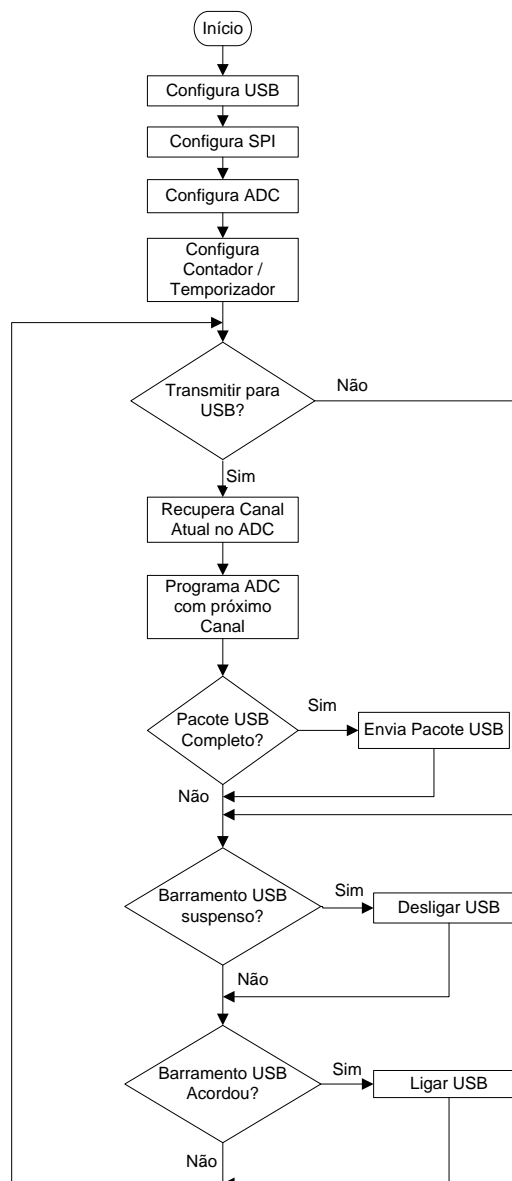


Figura 4.1: Fluxograma do programa principal do *firmware*

O processo “configura USB” é responsável por configurar o *framework* USB, ligar as interrupções e permitir o processo de enumeração.

O processo “configura SPI” realiza as configurações necessárias ao microcontrolador para que ele ligue os pinos utilizados pelo barramento SPI, habilite a interrupção que indica que o barramento terminou uma transferência e configura a temporização do barramento para cumprir com os requisitos do ADC.

O processo “configura ADC” prepara o ADC colocando-o no modo ativo e configura seus registradores com os valores necessários ao funcionamento do projeto: configuração escravo, taxa de amostragem de 30000 amostras/s, Ganho de valor 2 V/V, desliga pinos não utilizados.

O processo “configura Contador/Temporizador” habilita interrupção do microcontrolador para que o comando WAKEUP do ADC seja realizado no tempo certo para que a duração da conversão e recuperação do sinal seja 250 μ s, período para a frequência de amostragem de 4000 amostras/s quando considerados todos os canais. Essa taxa permite a amostragem de 500 amostras/s por canal.

Depois dos processos de configuração, o programa entra em um laço infinito. Nesse laço existem quatro processos de decisão. Dois desses processos de decisão são utilizados para configurar o microcontrolador para entrar no modo de economia de energia ou para voltar ao modo ativo de acordo com o barramento USB. Esse processo é realizado por funções do *framework* USB. Os outros dois processos são referentes à transmissão dos dados digitalizados. O primeiro verifica se uma variável utilizada como *flag* está ligada, se a mesma estiver o segundo processo de decisão verifica se a variável utilizada como *buffer* de armazenamento atingiu o tamanho pré-configurado e está pronta para ser enviada para o PC pelo barramento USB. O processo de ligar ou desligar o *flag* é realizado pela interrupção de recepção de dados do USB que interpreta comandos enviados a partir do PC.

A Figura 4.2 apresenta os fluxogramas das três interrupções configuradas em ordem de prioridade, da mais alta para a mais baixa:

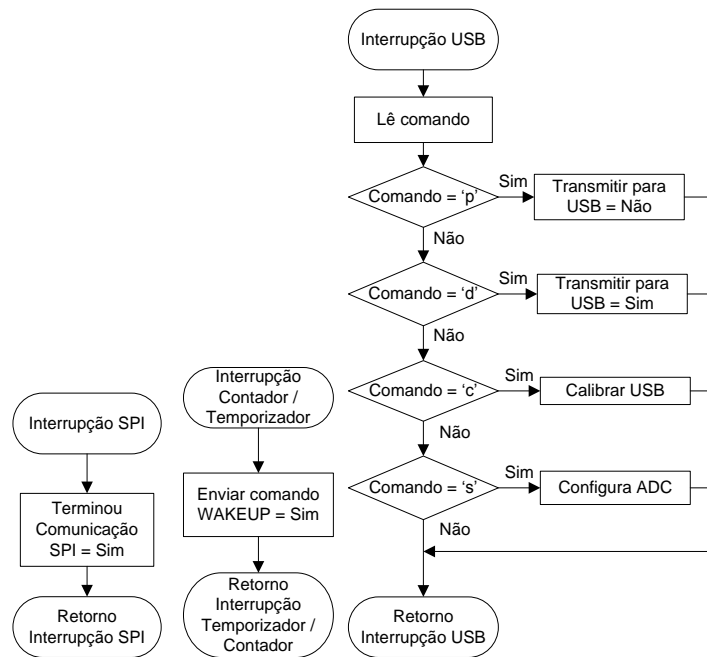


Figura 4.2: Fluxogramas das funções chamadas por interrupções do *firmware*

A interrupção SPI apenas ativa um *flag* para indicar que o barramento SPI foi liberado. O *flag* é desligado nas funções de escrita e leitura de dados para o ADC que utilizam o barramento. Ela tem a prioridade mais alta para que a temporização do ADC seja realizada corretamente.

A interrupção do temporizador/contador é habilitada no processo de aquisição de dados. O comando SYNC do ADC é enviado e o comando WAKEUP para dar prosseguimento à conversão só é realizado quando o temporizador habilita uma variável *flag*, ou seja, no processo de digitalização há um laço que aguarda um *flag* ser configurado pela interrupção do temporizador. Ela tem prioridade alta para garantir a frequência de amostragem.

A interrupção do USB recebe um caractere oriundo do PC, o interpreta e realiza a ação correspondente ao comando. Ela tem a menor prioridade. A Tabela 4.1 apresenta os comandos reconhecidos pelo microcontrolador e a respectiva ação realizada:

Tabela 4.1: Comandos definidos para o ADC

Comando	Ação
D	Digitalizar: liga o <i>flag</i> que permite a conversão AD e a transmissão via USB quando a variável que serve como <i>buffer</i> atinge a quantidade de dados pré-configurada
P	Parar: desliga o <i>flag</i> e para a conversão AD e o envio de dados pelo barramento USB
S	<i>Setup</i> : configura o ADC
C	Calibração: realiza a autocalibração do ADC

4.2 COMUNICAÇÃO ENTRE MICROCONTROLADOR E ADC

O funcionamento correto do ADC selecionado para o protótipo depende de várias restrições de temporização. O *firmware* foi implementado de modo a atender esses requisitos de temporização. Conforme a Tabela 3.6 a frequência máxima do relógio do barramento SPI é de 1,91 MHz. A Figura 4.3 mostra a frequência configurada do relógio do barramento em 1,86 MHz:

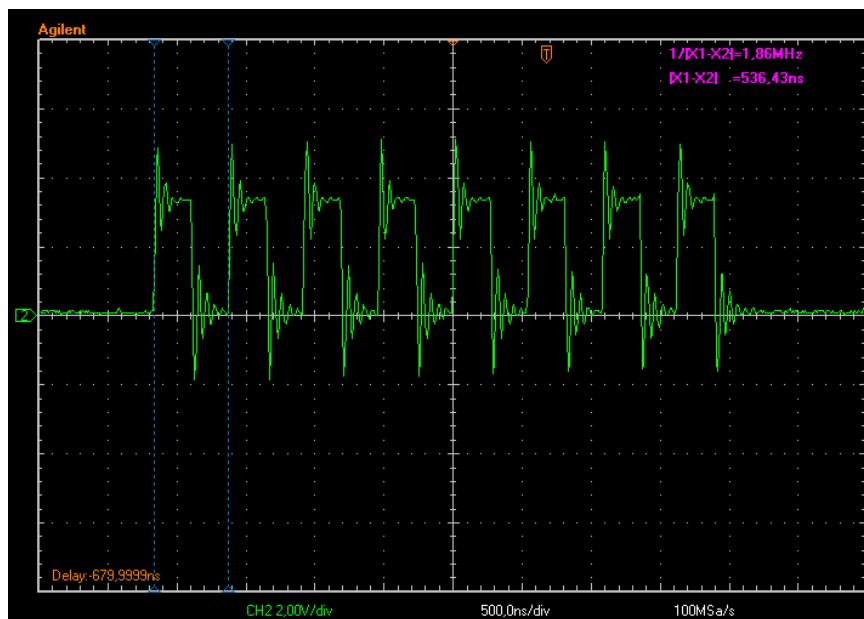


Figura 4.3: Frequência do relógio do barramento SPI

A Figura 4.4 apresenta o ciclo mais eficiente possível para o ADC realizar a troca de entradas do MUX e a leitura dos dados digitalizados. Nessa figura, quando o sinal que indica que o dado está digitalizado cai para nível baixo, é enviado o comando para trocar a entrada do MUX, os comandos SYNC e WAKEUP para iniciar a conversão com a nova configuração de entrada e só então é lido o dado ainda da configuração de entrada anterior, ou seja, enquanto um dado de outras portas é convertido, a leitura da porta inicial é realizada.

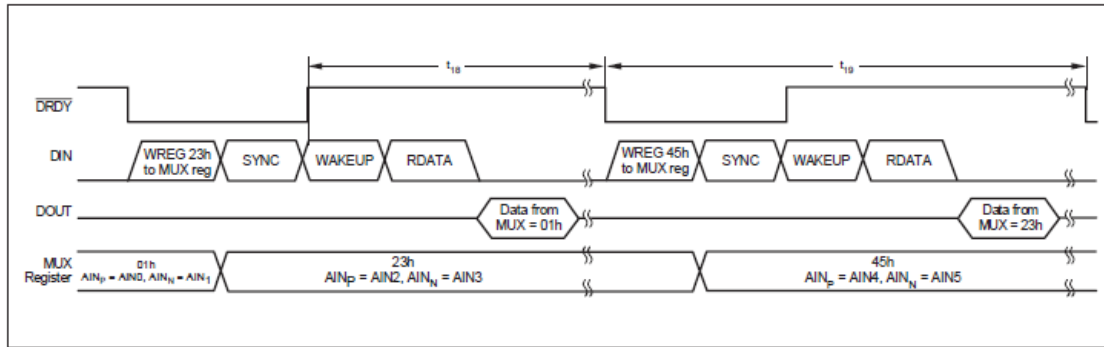


Figura 4.4: Ciclo eficiente de troca das entradas do MUX e leitura de dados do ADC
(Texas Instruments, 2008a)

A Tabela 3.6 apresentou as restrições de tempo mínimo entre transmissões no barramento SPI de 521 ns, tempo mínimo após o comando SYNC de 3,125 μ s e tempo mínimo após o comando RDATA e a realização das leituras de 6,51 μ s. A Figura 4.5 apresenta o ciclo completo de troca de canal do MUX e realização da leitura do dado convertido da configuração de canal anterior do MUX conforme sugerido em (Texas Instruments, 2008a) e mostrado na Figura 4.4, com a temporização entre comandos SPI, a temporização após o comando SYNC e a temporização após o comando RDATA. Na figura, a onda superior indica o sinal de dado pronto e a inferior o relógio do barramento SPI. Os três primeiros conjuntos de ciclos de relógio são referentes ao comando WREG que troca as entradas do MUX do ADC. O quarto conjunto de ciclos de relógio se refere ao comando SYNC, o quinto ao comando WREG, o sexto ao comando RDATA e o sétimo à leitura dos três bytes resultantes da conversão. Os tempos implementados foram de 1,14 μ s entre comandos no barramento, 3,87 μ s após o comando SYNC e 6,95 μ s após o comando RDATA:

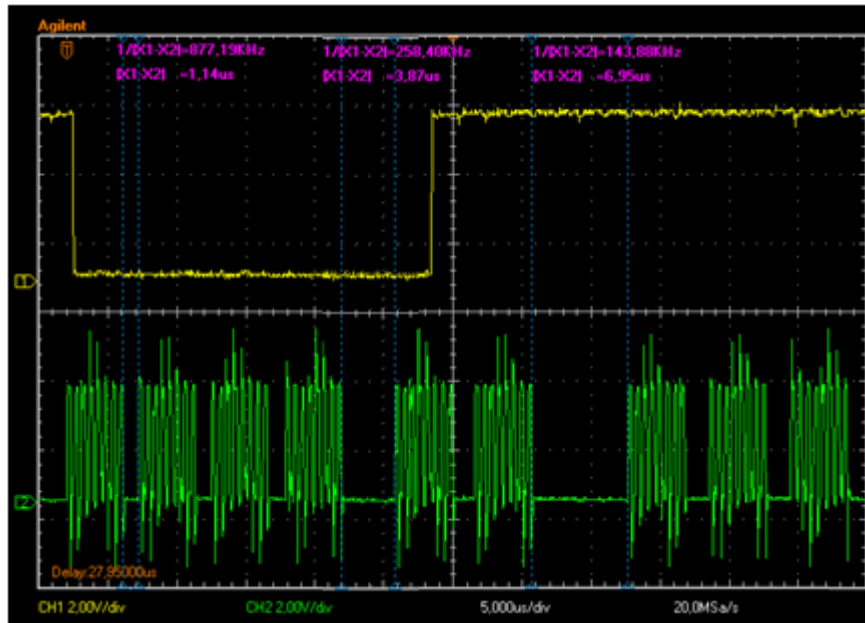


Figura 4.5: Temporização obtida no barramento SPI em cada ciclo de digitalização

A frequência de amostragem obtida, 4,00 kHz para os 8 canais, é mostrada na Figura 4.6, onde a onda superior é o sinal de dado pronto e a onda inferior é o relógio do barramento SPI. Cada conjunto de ciclos no sinal de relógio representa um ciclo completo de troca de entradas do MUX e leitura do dado da entrada anterior. Vale notar que o sinal de dado pronto após ir para nível baixo tem um impulso que é explicado em (Texas Instruments, 2008a) como o tempo necessário para o dado digitalizado ter seu nível de tensão restabelecido internamente ao ADC:

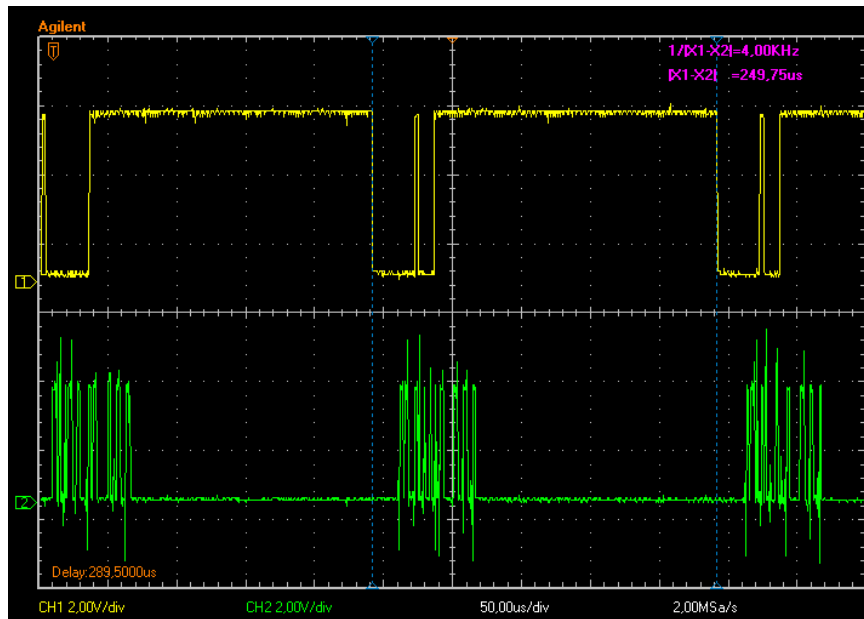


Figura 4.6: Frequência de amostragem obtida

4.3 FILTROS DIGITAIS

O protótipo do projeto necessita de filtros digitais para remover as frequências oriundas da rede elétrica que contaminam o sinal. O tipo de filtro escolhido para projeto é o *notch* IIR. Os filtros IIR têm a vantagem de serem mais seletivos que os filtros FIR de mesma ordem. A desvantagem é a resposta em fase não linear e a possibilidade de instabilidade do filtro se os parâmetros forem escolhidos de maneira incorreta. Para tornar o filtro estável a escolha dos coeficientes do filtro não utilizou pólos fora do círculo unitário no domínio Z.

Conforme mostrado na Figura 3.29 estão contaminando o sinal de ECG as frequências de 60 Hz, 120 Hz e 180 Hz. Para eliminar essas frequências são utilizados três filtros *notch* IIR de 2ª ordem em cascata.

A Figura 4.7 apresenta o esquemático do filtro IIR de 2ª ordem utilizado:

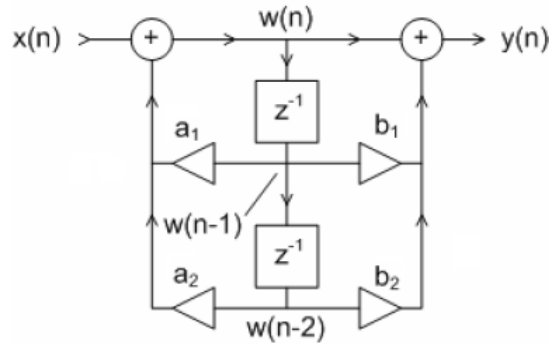


Figura 4.7: Esquemático do filtro IIR modificada (THEDE, 2004)

Do esquemático da Figura 4.7 segue-se:

$$w(n) = x(n) + a_1 w(n-1) + a_2 w(n-2) \quad (4.1)$$

$$y(n) = w(n) + b_1 w(n-1) + b_2 w(n-2) \quad (4.2)$$

Essas equações no domínio Z são:

$$W(z) = X(z) + a_1 W(z)z^{-1} + a_2 W(z)z^{-2} \quad (4.3)$$

$$Y(z) = W(z) + b_1 W(z)z^{-1} + b_2 W(z)z^{-2} \quad (4.4)$$

Ao combinar as duas equações encontra-se a função de transferência:

$$H(z) = \frac{Y(z)}{X(z)} = \frac{1 + b_1 z^{-1} + b_2 z^{-2}}{1 - a_1 z^{-1} - a_2 z^{-2}} \quad (4.5)$$

Os coeficientes dos filtros a_1 , a_2 , b_1 e b_2 utilizados nos filtros foram calculados com o auxílio do *software Matlab*, bem como a geração das figuras coma resposta em frequência. Para o projeto do filtro, cada ângulo no círculo unitário do domínio Z deve ser normalizado de modo que os 360° correspondam à frequência de amostragem. Para um filtro *notch*, uma possibilidade é ter um zero e um pólo no mesmo raio do círculo com um ângulo que corresponda à frequência de corte do mesmo. Quanto mais próximo o zero e o pólo mais estreita é a banda de passagem do filtro. A razão entre pólos e zeros selecionada para o protótipo é de 0,95. Os coeficientes foram selecionados conforme as equações abaixo, onde θ representa a frequência de corte normalizada pela frequência de amostragem:

$$a_1 = -2.0,95.\cos(\theta)$$

$$a_2 = (0,95)^2$$

$$b_1 = -2.1.\cos(\theta)$$

$$b_2 = 1^2$$

$$\theta = \frac{2\pi f_c}{f_s}$$

A Tabela 4.2, Tabela 4.3 e Tabela 4.4 apresentam os coeficientes calculados para os filtros *notch* de 60 Hz, 120 Hz e 180 Hz respectivamente:

Tabela 4.2: Coeficientes do filtro IIR de 60Hz

Coeficiente	Valor
a ₁	-1,4579
a ₂	0,9025
b ₁	-1,3850
b ₂	1

Tabela 4.3: Coeficientes do filtro IIR de 120Hz

Coeficiente	Valor
a ₁	-0,1193
a ₂	0,9025
b ₁	-0,1256
b ₂	1

Tabela 4.4: Coeficientes do filtro IIR de 180Hz

Coeficiente	Valor
a ₁	1,2111
a ₂	0,9025
b ₁	1,2748
b ₂	1

Com esses coeficientes as respostas em frequência de amplitude dos filtros são mostradas na Figura 4.8, Figura 4.9 e Figura 4.10 para os filtros de 60 Hz, 120 Hz e 180 Hz respectivamente:

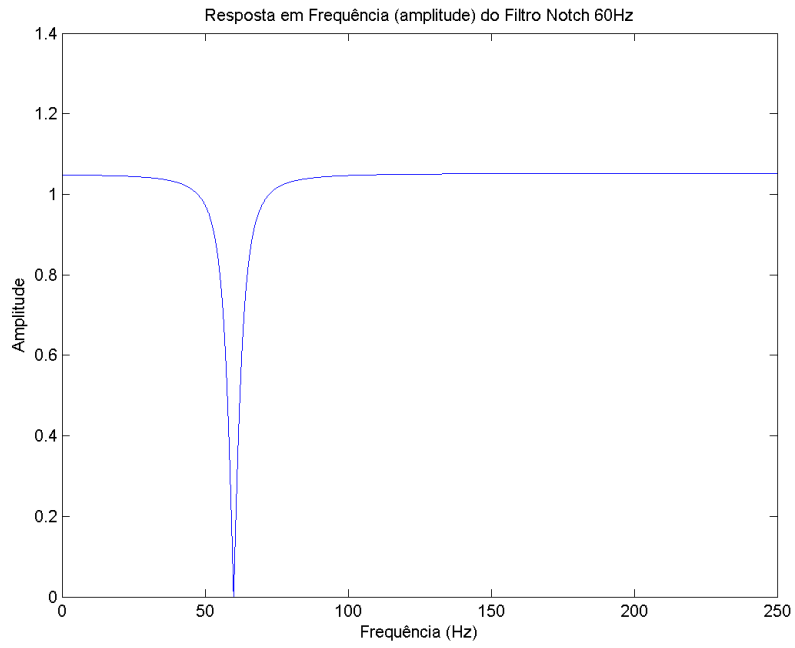


Figura 4.8: Resposta em frequência de amplitude do filtro *notch* de 60 Hz

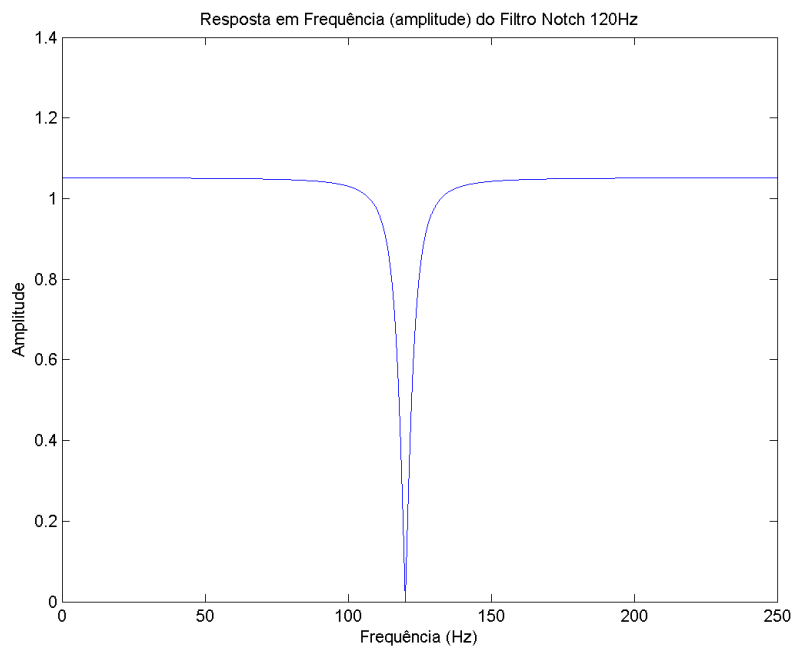


Figura 4.9: Resposta em frequência de amplitude do filtro *notch* de 120 Hz

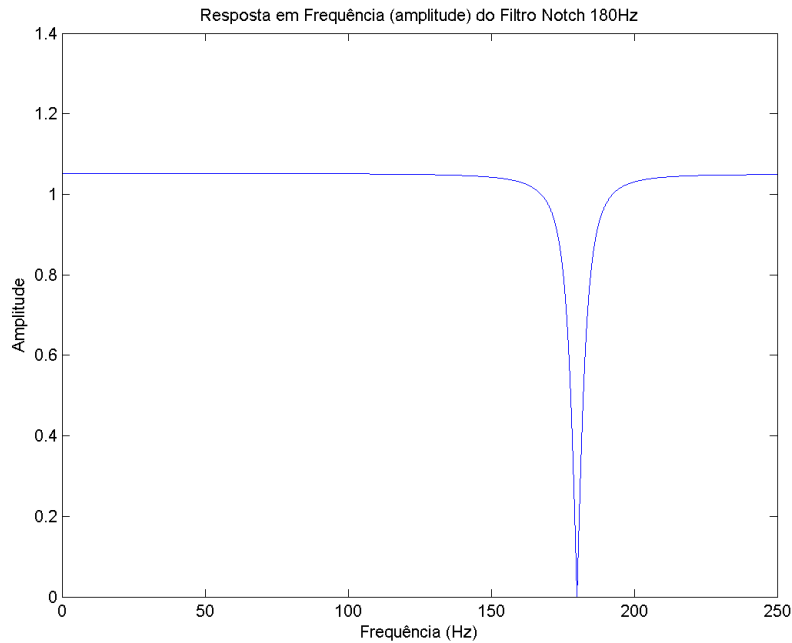


Figura 4.10: Resposta em frequência de amplitude do filtro *notch* de 180 Hz

A implementação do filtro foi realizada em linguagem de programação de alto nível no PC e o uso de tipos numéricos de ponto flutuante minimizam a possibilidade de instabilidade do filtro devido a erros de arredondamento conforme orienta (WINDER, 2002). O algoritmo utilizado foi baseado no proposto por (THEDE, 2004).

Para solucionar o problema da distorção de fase a filtragem deveria ser realizada em duas direções, normal e reversa. Como os filtros foram utilizados enquanto o sinal ainda era capturado eles foram aplicados em grupos de 10 em 10 amostras do sinal. O resultado foi insatisfatório porque as oscilações devido à ausência de condições iniciais exigidas pelo filtro inseriram ruído no sinal. Desse modo a filtragem teve que ser realizada em um sentido apenas e a cada amostra recebida um valor correspondente do sinal filtrado foi calculado.

O uso de filtros *notch* simples como os implementados nesse projeto não constitui a melhor solução para a eliminação dos ruídos, mas cumprem com maior simplicidade e menor esforço computacional os objetivos do projeto.

Diversos trabalhos propõem diferentes tipos de filtros e apresentam seus resultados que podem ser utilizados em etapas de trabalhos futuros.

(FURUIE e GUTIERREZ, 1991) propõem um filtro para ECG baseado na técnica de máximo local *a posteriori*. O filtro se apresenta como uma alternativa ao filtro de Wiener que depende de informações *a priori*. A vantagem do filtro é que ele é adaptativo e

pode ser utilizado em tempo real. Os resultados do trabalho mostram que o filtro é comparável ao filtro de Wiener.

(BENSADOUN, NOVAKOV e RAOOF, 1995) propõem um método para remoção do sinal de EMG do sinal de ECG através do uso de filtros adaptativos. Para não necessitar de uma informação *a priori* baseada nos complexos QRS detectados ou nos intervalos RR ou mesmo necessitar de uma aquisição de um canal de ruído de referência é proposto utilizar três conjuntos de eletrodos bipolares dispostos longitudinalmente, espaçados por poucos centímetros de modo a tornar os sinais musculares descorrelacionados e os sinais eletrocardiográficos correlacionados entre si. Com base nessa característica do sinal são aplicadas algumas propriedades matemáticas e por fim um filtro FIR adaptativo obtendo bons resultados.

(HAMILTON, 1996), em outro trabalho, comparou os filtros adaptativos e não adaptativos para a remoção da interferência da rede elétrica. O trabalho mostra que o filtro *notch* adaptativo de 60 Hz com sinal de referência gerado internamente apresenta resultados melhores que um filtro *notch* de 60 Hz não adaptativo.

(DHILLON e CHAKRABARTI, 2001) propõem um filtro *notch* IIR simplificado *lattice* adaptativo para remoção da interferência da rede elétrica. Os resultados desse filtro são melhores que um filtro *notch* IIR tradicional de segunda ordem uma vez que a frequência da rede elétrica varia em uma faixa estreita centrada em 60 Hz e os filtros tradicionais não conseguem se adaptar a essa variação, permitindo a passagem do sinal contaminado nessas condições. O algoritmo de adaptação utilizado, por motivos de simplicidade, não requer um filtro gerador de gradientes de sinal. Ao invés disso, o sinal adaptativo é gerado pela mesma estrutura de um dos estados internos, *lattice*, que requer um número mínimo de multiplicadores e permite ajustes finos independente da frequência *notch* e largura de banda de atenuação. Os resultados obtidos no trabalho foram muito satisfatórios.

(FERNANDEZ-VAZQUEZ e JOVANOVIC-DOLECEK, 2006) propõem um filtro *notch* digital a partir da transformação de um filtro analógico passa-todas. A proposta é: a partir da escolha dos parâmetros, permitir filtros com características de magnitude maximamente plana (Butterworth) ou com magnitude com ondulações iguais (Chebyshev ou elípticos) em uma ou em ambas as bandas passantes respectivamente.

(SAYADI e SHAMSOLLAHI, 2007) propõem a correção da linha de base do sinal de ECG utilizando a transformada *Wavelet* Biônica Adaptativa. A análise baseada em

Wavelets provê informações importantes sobre a morfologia do sinal de ECG, mas a escolha da *Wavelet* mãe afeta a aparência e qualidade da representação tempo-frequência resultante. Foram realizadas tentativas de utilizar a adaptabilidade na transformada *Wavelet* mas ainda não há critério de entropia apropriado para aplicações biomédicas e além disso o custo computacional da adaptabilidade na transformada é muito elevado. O método biônico é otimizado para biosistemas e por isso foi empregado no trabalho. A aplicação do método proposto no trabalho mostrou-se muito eficiente nos testes realizados e ainda, com pequenas adaptações, é possível remover outros ruídos como a interferência da rede elétrica, por exemplo.

(SAYADI e SHAMSOLLAHI, 2008) apresentam uma estrutura modificada do filtro de Kalman estendido para remover ruídos e comprimir sinais de ECG. Na comparação do filtro de Kalman estendido com outros métodos comumente utilizados ele apresentou resultados superiores, porém com um custo computacional mais elevado.

(SHULTSEVA e HAUER, 2008) propõem a implementação de filtros adaptativos para o processamento de sinais de ECG. Os filtros com parâmetros fixos não funcionam bem devido à dinâmica do sinal adquirido. Dois filtros são apresentados, o primeiro usando mínimos quadrados médios e o segundo usando a base de FFT. Os resultados mostraram que o filtro com base de FFT apresenta melhores resultados porém é muito mais complexo de ser implementado e consome muito mais recursos computacionais. Além disso o filtro por mínimos quadrados médios não necessita de um sinal de referência de ruído e apresenta baixo tempo para convergência.

(SANXIU e SHENGTAO, 2009) apresentam uma proposta para remoção da interferência da rede elétrica do sinal de ECG utilizando análise de componentes independentes. Os algoritmos tradicionais utilizam filtros *notch* que podem distorcer o sinal e tem o problema de não detectar pequenas variações, até mesmo em uma banda bem estreita. A transformada *Wavelet* apesar de ser adequada para análise tempo-frequência de sinais não estacionários é utilizada para decompor o sinal misturado com ruído e ao analisar as informações das frequências é possível remover o ruído ao aplicar o algoritmo de reconstrução *Wavelet*. A análise de componentes independentes é um novo método que consiste em separar componentes mutuamente independentes do sinal contaminado com uma combinação linear de um conjunto de sinais de origem mutuamente independentes. Com isso a remoção do ruído é possível e o sinal original é preservado. O trabalho mostra que os resultados teóricos são satisfatórios, mas ainda existem alguns problemas práticos a

serem superados como, por exemplo, a ordem do componente de saída é incerta quando a fonte de sinais é não linear e o número de sinais observados é menor que o número de fontes de sinal.

Não é objetivo desse protótipo a geração do sinal de ECGAR para possibilitar o diagnóstico médico, porém algumas referências utilizadas dispõem de métodos para tanto, e poderão ser utilizadas em etapas posteriores do projeto. Essa geração consiste na realização da média de um ciclo completo do ECG e para tanto é necessária a detecção do complexo QRS.

(PAN e TOMPKINS, 1985) apresentam um algoritmo de detecção do complexo QRS em tempo real. O algoritmo é baseado na análise digital da amplitude, largura e declividade do sinal. Um filtro passa-faixas reduz as falsas detecções causadas pelas interferências. O algoritmo ajusta automaticamente o limiar de detecção e os parâmetros para se adaptar às mudanças da morfologia da onda e a frequência cardíaca. Os resultados foram bastante satisfatórios para a época, com um percentual de falsas detecções de 0,675%.

(HAMILTON e TOMPKINS, 1988) propõem a filtragem casada adaptativa para a detecção do complexo QRS em sinais de ECG. Filtros casados exigem um sinal conhecido contaminado por um ruído de estatística conhecida. Essas condições não são geralmente encontradas em um sinal de ECG. O esquema de filtragem proposta apresentou resultados muito bons comparados com a filtragem não adaptativa bem como com a filtragem adaptativa branca.

(COHEN e POLUTA, 1991) realizaram estudos com uma base de dados de 2700 pacientes para testar a performance de diversos algoritmos detectores de QRS, lineares e não lineares. Os filtros são utilizados para enriquecer o sinal do ECG aumentando a relação sinal-ruído com respeito aos ruídos musculares e ambientais. Os algoritmos testados consistem de aplicar uma filtragem e depois realizar um processo de decisão onde uma lógica é aplicada ao sinal para verificar se o mesmo ultrapassou um limiar. O filtro de Wiener realiza a filtragem ótima do sinal de ECG porém é complexo porque necessita de informações *a priori* da densidade espectral do sinal e dos ruídos. O filtro proposto com melhor resultado consiste de uma filtragem linear por filtro de Wiener logo depois aplicado a um operador de potência (não linear) e a partir do sinal resultante aplicada uma lógica de decisão que utiliza como limiar um valor determinado a partir do histograma do sinal filtrado.

(LEE, JEONG, *et al.*, 1996) propõem um algoritmo de detecção simples em tempo real do complexo QRS. O algoritmo proposto utiliza o mapeamento topológico para converter o sinal de ECG amostrado unidimensional para dois vetores dimensionais. Para descrever a mudança da curvatura, a velocidade espacial modificada foi derivada do sinal. Os resultados obtidos foram muito bons, com uma performance superior a 99,58% de taxa de detecção.

(SO e CHAN, 1997) apresentam um método para detecção do complexo QRS em monitores cardíacos ambulatoriais. O sistema consiste de um microcontrolador com um conversor AD e um circuito de condicionamento de sinal. Todos os métodos testados foram baseados na primeira derivada dos dados ECG. Os resultados mostraram que o melhor método de detecção do QRS é a detecção da máxima inclinação quando o início do complexo é detectado quando dois sucessivos valores da inclinação excedem um limiar.

(TOMPKINS, 2000) propõe um detector de QRS que se apresenta como:

1 – Filtro QRS: o espectro de potência de um sinal de ECG normal tem a maior relação sinal-ruído em cerca de 17 Hz. Assim para detectar o QRS um filtro passa-faixa é aplicado ao sinal de ECG com frequência central em 17 Hz e largura de banda de 6 Hz.

2 – Retificador de meia onda: o sinal filtrado é retificado para ser comparado com um limiar

3 – Circuito de limiar: a tensão de pico é retificada e o ECG filtrado é armazenado em um capacitor. Uma fração dessa tensão (tensão de limiar) é comparada com a saída do sinal filtrado e retificado.

4 – Comparador: o pulso QRS é detectado quando a tensão de limiar é excedida. O capacitor recarrega a uma nova tensão de limiar depois de cada pulso. Assim o limiar é determinado a partir da história passada do sinal e é gerado a cada pulso.

5 – Monoestável: um pulso de 200 ms é gerado para cada complexo QRS detectado esse pulso pisca um LED. Pacientes que possuem marca-passo necessitam de um limitador de *slew rate* para evitar falsas detecções.

(KÖHLER, HENNIG e ORGLMEISTER, 2002) fazem um comparativo entre os principais algoritmos para detecção de complexo QRS. Eles comparam métodos que utilizam redes neurais artificiais, algoritmos genéticos, transformadas *Wavelets* e bancos de filtros. Quase todos os algoritmos utilizam um estágio de filtragem para atenuar outros sinais ou artefatos diferentes do complexo QRS como onda P, onda T, variação da linha de base, e ruído. Quase todos os algoritmos utilizam regras de decisão adicionais para

eliminar a detecção de falsos positivos. Foi utilizado o banco de dados do MIT-BIH para validação dos algoritmos. Os resultados dos testes apresentam algoritmos com mais de 99% de detecções corretas com um esforço computacional baixo, porém apenas para sinais de ECG normais. Em ECG ruidosos e anormais alguns métodos conseguiram também detecção correta na taxa maior que 99% também com um custo computacional baixo, porém o desempenho não se repetiu em sinais de ECG normais.

(CHEN e CHEN, 2003) apresentam um algoritmo para detecção de QRS em tempo real usando um filtro média móvel com baixo custo computacional. O método consiste de aplicar uma filtragem passa-altas para acentuar o complexo QRS e suprimir ondas P e T e variações da linha de base. A saída do filtro passa-altas é aplicada em um retificador de onda inteira e amplificação não-linear seguida por uma janela deslizante de soma, resultando em uma forma de onda envelopada. Esses processos são realizados por um filtro passa-baixas não-linear. Um limiar adaptativo é aplicado à onda resultante para se ter o processo de decisão. Os resultados obtidos são de 95% de acertos na detecção.

Especificamente para a geração do ECGAR para diagnóstico depois de detectado o complexo QRS, alguns trabalhos são apresentados, também baseados em filtragem digital.

(JANÉ, LAGUNA, *et al.*, 1990) propõem a filtragem adaptativa para sinais de ECGAR. O filtro utiliza duas entradas, o sinal e o impulso correlacionado com a componente determinística, referência. O algoritmo proposto para ajustar os pesos no processo adaptativo é o LMS (*least mean square* – mínima média quadrática). Com essa filtragem é possível realizar a média do sinal e apresentar os potenciais tardios utilizados para detecção de cardiopatias.

(MANIEWSKI, LEWANDOWSKI, *et al.*, 1995) propõem a análise espectral de sinais de ECGAR através do uso da FFT (*Fast Fourier Transform*) e análise autoregressiva para estudo dos potenciais tardios cardíacos. O estudo realiza a comparação da análise espectral com a análise no domínio da frequência e conclui que a análise espectral é complementar à análise no domínio da frequência tradicional.

(KESTLER, HASCHKA, *et al.*, 1998) propõem a filtragem de sinais de ECGAR com o uso da transformada discreta Wavelet combinado com o filtro de Wiener obtendo a resposta ótima no sentido de mínimos quadrados. O resultado obtido exige maiores estudos uma vez que a forma das ondas foi bastante alterada quando comparado a uma filtragem por limiar.

4.4 COMUNICAÇÃO COM O PC

O aplicativo utilizado no PC é baseado no aplicativo proposto em (Fontes, Silva e Souza, 2000). Ele é responsável por receber os bytes a partir da porta serial virtual criada pela classe CDC do USB. A partir do pacote de bytes recebido, ele deve separar o pacote em grupos de 3 bytes (24 bits) e gerar o valor equivalente a cada amostra dos 8 canais disponibilizados pela placa. Com os valores obtidos, os 4 canais de ECG bipolares restantes são calculados. Depois de obter os valores dos 12 canais, os mesmos passam pelos filtros digitais e são armazenados. A cada 8 amostras filtradas 1 é desenhada em tempo real. Essa restrição quanto ao desenho se deve ao fato do PC consumir muitos recursos para a realização dessa tarefa e comprometer a recepção e filtragem das demais amostras. Apesar disso, a resolução na tela do PC não permite, a olho nu, distinguir o sinal desenhado com todas as amostras do sinal desenhado com a restrição.

Esse mesmo problema de consumo de recursos no desenho das amostras impossibilitou o uso direto do sistema proposto no referido trabalho. A versão modificada teve que usar dois processos no PC, um para realizar o desenho e outro para realizar a aquisição das amostras a partir do barramento USB e a conversão dos bytes recebidos nos valores correspondentes a cada tensão.

A Figura 4.11 apresenta a taxa de transferência atingida, 94,265 kbps, que está compatível com a taxa necessária 96 kbps. O valor diferente na taxa se deve à incapacidade do programa utilizado (*USB Trace* da fabricante *Sysnucleus*) de recuperar todos os pacotes transmitidos no PC utilizado nos testes.

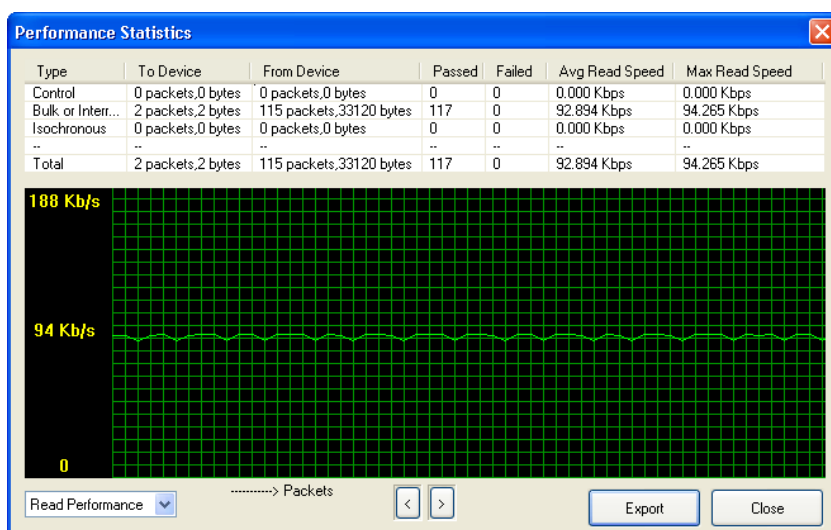


Figura 4.11: Taxa de transferência no barramento USB (94,265 kbps)

A Figura 4.12 apresenta a tela de plotagem do aplicativo utilizado no PC com as amostras diretamente desenhadas na tela, sem a realização da filtragem:



Figura 4.12: Sinal obtido no PC sem a filtragem

A Figura 4.13 apresenta os resultados finais do projeto, com o sinal filtrado sendo desenhado no aplicativo utilizado no PC



Figura 4.13: Sinal obtido no PC com a filtragem

5 CONCLUSÕES E RECOMENDAÇÕES

5.1 CONCLUSÕES GERAIS

Neste trabalho foi realizado o projeto elétrico, o desenvolvimento e a montagem de uma placa de circuito impresso para aquisição de sinais de ECG com alta resolução.

O circuito analógico montado correspondeu às expectativas e possibilitou a aquisição dos sinais elétricos cardíacos. A principal dificuldade foi a aquisição dos componentes, escassos no mercado nacional, devido aos custos de importação e a demora na entrega.

Os testes em *protoboard* e na placa de circuito impresso foram equivalentes. Em ambas o sinal se apresentou contaminado com ruído de baixa amplitude. Vale ressaltar a grande influência dos cabos que conectam os eletrodos à placa. Com testes realizados com os cabos soltos o ruído da rede é muito maior que a amplitude do sinal. A solução foi unir os cabos em forma de trança para que eles ficassem soltos apenas na proximidade do corpo.

A placa de desenvolvimento com o microcontrolador ARM foi utilizada como alternativa a alimentação dos circuitos analógicos. Para essa alimentação foi utilizado um circuito de isolamento. Esse circuito de isolamento não foi testado em sua principal função, a de isolamento, contudo ele foi testado na função de regulação e fornecimento de potência e não comprometeu a comunicação entre o microcontrolador e o ADC em condições normais de funcionamento.

O ADC utilizado deixou a desejar quanto a taxa de amostragem. A consulta inicial para compra indicava que o conversor operava a taxas de 30000 amostras/s e na verdade para utilizar o chaveamento entre entradas no componente a taxa é menor que 4300 amostras/s. A temporização exigida para o barramento SPI com esse componente é bem rigorosa e determina a taxa de amostragem. Contudo isso não inviabiliza a evolução do protótipo para a realização de um ECGAR uma vez que os canais podem ser obtidos um de cada vez com até 30000 amostras/s e depois, em cada canal, pode ser realizada a filtragem necessária ao exame.

O microcontrolador se funcionou bem como um dispositivo USB da classe CDC, não se mostrando como um limitador do projeto. As taxas de transferências atingidas em testes foram compatíveis com a taxa necessária para transmissão de todos os pacotes de

dados adquiridos. O processo de enumeração, geralmente um complicador em projetos como esse, foi muito simplificado com o uso do *framework* disponibilizada pela fabricante do componente.

Os filtros digitais projetados, apesar de simplificados cumpriram bem com o papel de filtrar os sinais adquiridos e possibilitaram a aquisição e exibição dos canais do ECG conforme os padrões.

O aplicativo no PC utilizado para adquirir e mostrar os sinais convertidos sofreu poucas adaptações do seu projeto de *software* original. Houve uma alteração na resolução das amostras que eram recebidas em 1 byte/canal e passaram a ser recebidas em 3 bytes/canal. Houve a mudança do aplicativo para executar dois processos um para plotagem e outro para aquisição. Houve também o acoplamento das funções do filtro digital que eram inexistentes no aplicativo inicial.

O sistema projetado cumpriu com os objetivos de adquirir os 12 canais do ECG com alta resolução podendo servir como ponto inicial para um eletrocardiógrafo computadorizado que realize o ECGAR, utilizado para diagnósticos.

5.2 SUGESTÕES PARA TRABALHOS FUTUROS

A evolução da placa de circuito impresso com o uso de componentes com encapsulamento SMD tornarão a mesma de tamanho reduzido e mais fácil de adaptar ao ambiente médico. Nessa mesma evolução, uma disposição diferente dos componentes pode diminuir as interferências da rede elétrica.

A utilização de um ADC com maior capacidade de amostragem por canal torna o sistema mais robusto e com melhor qualidade no sinal, permitindo a realização mais rápida do ECGAR sem a necessidade de adquirir canal por canal. Utilizar o ganho sigma-delta do ADC juntamente com seu filtro digital pode baratear os custos do projeto e manter a mesma qualidade de aquisição conforme indicam os fabricantes de componentes.

A filtragem para detecção do complexo QRS, a remoção da variação de linha de base e a realização da média do ciclo cardíaco permite a geração do ECGAR que é utilizado para diagnósticos dos potenciais tardios cardíacos.

O projeto de um circuito de proteção contra altas tensões na entrada do circuito e a utilização do componente de isolamento certificado para a norma vigente de aparelhos

eletrocardiógrafos permitirá a certificação do dispositivo junto à ANVISA (Agência Nacional de Vigilância Sanitária) e o seu uso em ambiente médico.

Existem estudos com bons resultados sobre o uso de eletrodos sem contato elétrico com a pele dos pacientes através do acoplamento capacitivo (ALEKSANDROWICZ e LEONHARDT, 2007). Uma possibilidade é fazer o ECG com os 12 canais e em alta resolução utilizando os mesmos eletrodos propostos no artigo científico citado.

REFERÊNCIAS BIBLIOGRÁFICAS

ALEKSANDROWICZ, A.; LEONHARDT, S. Wireless and Non-contact ECG Measurement System – the "Aachen Smart Chair". **Acta Polytechnica**, República Tcheca, 47, Maio 2007. 68-71.

ANALOG DEVICES. **Isolated DC-to-DC Converter ADuM5000**, Estados Unidos da América, 2008a.

ANALOG DEVICES. **Quad-Channel Isolators with Integrated DC-to-DC Converter ADuM5401/ADuM5402/ADuM5403/ADuM5404**, Estados Unidos da América, 2008b.

ATMEL. **AT91 ARM Thumb-based Microcontrollers AT91SAM7S512, AT91SAM7S256, AT91SAM7S128, AT91SAM7S64, AT91SAM7S321, AT91SAM7S32, AT91SAM7S161, AT91SAM7S16 Preliminary**, Estados Unidos da América, 2007.

BARBONI, A. R. **Análise da Variabilidade dos Intervalos RR e Compactação de Sinais de ECG e VCG**. Dissertação (Mestrado em Engenharia Elétrica). S. ed. Brasília: Departamento de Engenharia Elétrica, Universidade de Brasília, 1992.

BARBOSA, E. C. et al. Eletrocardiograma de Alta Resolução: a chave para a análise do método. **Revista da SOCERJ**, Julho-Agosto-Setembro 2004. 201-207.

BARBOSA, T. M. G. D. A. **Uma Arquitetura de Redes de Sensores do Corpo Humano**. Tese (Doutorado em Engenharia Elétrica). S. ed. Brasília: Departamento de Engenharia Elétrica, Universidade de Brasília, 2008.

BENSADOUN, Y.; NOVAKOV, E.; RAOOF, K. **Multidimensional Adaptive Method for Cancelling EMG Signal from the ECG Signal**. 17th Annual Conference Engineering in Medicine and Biology Society. [S.l.]: IEEE. 1995. p. 173-174.

BERBARI, E. J. Principles of Electrocardiography. In: BRONZINO, J. D. **The Biomedical Engineering Handbook: Second Edition**. 2. ed. Estados Unidos: CRC Press, 2000. Cap. 13.

BRETSCHNEIDER, F.; WEILLE, J. R. **Introduction To Electrophysiological Methods and Instrumentation**. Inglaterra: Elsevier, 2006.

BURR-BROWN. **INA118 Precision, Low Power Instrumentation Amplifier**, Estados Unidos da América, 1998.

CARDIOS. Comercial - Produtos - CardioFlash+. **Produtos - CardioFlash+**, 2009. Disponível em: <<http://www.cardios.com.br/produtos/produtos-cardioflashplus.htm>>. Acesso em: 10 fev. 2009.

CHANG, C.-S. et al. **PC-Based ECG Signal Analysis Using Artificial Neural Network**. Seventh International Conference on Machine Learning and Cybernetics. Kunming: IEEE. 2008. p. 3334-3340.

CHEN, H. C.; CHEN, S. W. **A Moving Average based Filtering System with its Application to Real-time QRS Detection**. Computers In Cardiology. [S.l.]: IEEE. 2003. p. 585-588.

CHIEN, J.-R. C.; TAI, C.-C. **The Design of a Portable EGG Measurement Instrument Based on a GBA Embedded System**. International Conference on Industrial Technology. [S.l.]: IEEE. 2006. p. 1782-1787.

COHEN, A.; POLUTA, M. **Optimal QRS Detection Algorithms**. 6th Mediterranean Electrotechnical Conference. Ljubljana - Eslovênia: IEEE. 1991. p. 782-785.

DE FARIA JR, N. **Eletrocardiografia Computadorizada: Aquisição, Monitoração e Análise**. Dissertação (Mestrado em Engenharia Elétrica). S. ed. Brasília: Departamento de Engenharia Elétrica, Universidade de Brasília, 1990.

DEMIR, S. S. Cardiac Action Potentials. In: AKAY, M. **Wiley Encyclopedia of Biomedical Engineering**. Estados Unidos: John Wiley & Sons, 2006. p. 712-721.

DHILLON, S. S.; CHAKRABARTI, S. **Power Line Interference Removal from Electrocardiogram Using a Simplified Lattice Based Adaptive IIR Notch Filter**. 23rd Annual Engineering in Medicine and Biology Society International Conference. Istanbul - Turquia: IEEE. 2001. p. 3407-3412.

DMS BRASIL. Produtos - Holter - Gravadores. **DMS Brasil**, 2009. Disponível em: <<http://www.dmsbrasil.com/modules.php?name=Gravadores>>. Acesso em: 10 Fevereiro 2009.

DOPICO, L. R.; NADAL, J.; INFANTOSI, A. F. C. Análise de potenciais tardios no eletrocardiograma de alta-resolução de pacientes chagásicos usando média coerente ponderada. **Revista Brasileira de Engenharia Biomédica**, v. 16, p. 49-59, Janeiro/Abril 2000.

FERNANDEZ-VAZQUEZ, A.; JOVANOVIĆ-DOLECEK, G. **Design of IIR Notch Filters With Maximally Flat or Equiripple Magnitude Characteristics**. 14th European Signal Processing Conference. Florença - Itália: EURASIP. 2006. p. 4.

FONTES, A. V.; SILVA, G. A. C.; SOUZA, K. R. G. **SASC - Sistema para Aquisição de Sinais Cardíacos**. (Monografia de Projeto Final de Graduação) S. ed. Brasília: Universidade Católica de Brasília, 2000.

FOTIADIS, D. I. et al. Electrocardiogram (ECG): Automated Diagnosis. In: AKAY, M. **Wiley Encyclopedia of Biomedical Engineering**. Estados Unidos: John Wiley & Sons, 2006. p. 1259-1275.

FULFORD-JONES, T. R. F.; WEI, G.-Y.; WELSH, M. **A Portable, Low-Power, Wireless Two-Lead EKG System**. 26th Annual Engineering in Medicine and Biology Society International Conference. San Francisco - Estados Unidos da América: IEEE. 2004. p. 2141-2144.

FURUIE, S. S.; GUTIERREZ, M. A. **ECG Filter Based on Local Maximum-a-posteriori Technique**. Computers in Cardiology. Chicago - Estados Unidos da América: IEEE. 1991. p. 543-545.

GARCÍA, I.; PRADO, R.; GOMIS, P. **Wavelet Based Bayesian Models for Characterizing Chagasic High-resolution ECG Signals**. Computers In Cardiology. Massachusetts - Estados Unidos da América: IEEE. 2000. p. 403-406.

HAMILTON, P. S. **A Comparison of Adaptive and Nonadaptive Filters for Reduction of Power Line Interference in the ECG**. Transactions on Biomedical Engineering. [S.l.]: IEEE. 1996. p. 105-109.

HAMILTON, P. S.; TOMPKINS, W. J. **Adaptive Matched Filtering for QRS Detection**. 10th Annual Engineering in Medicine and Biology Society International Conference. [S.l.]: IEEE. 1988. p. 147-148.

HERRERA, R. E. et al. **A High Resolution ECG Tool for Detection of Atrial and Ventricular Late Potentials**. Computers in Cardiology. [S.l.]: IEEE. 1996. p. 629-632.

HO, C. S. et al. **Design of Portable ECG Recorder with USB Storage**. Conference on Electron Devices and Solid-State Circuits. [S.l.]: IEEE. 2007. p. 1095-1098.

HOBBIE, R. K.; ROTH, B. J. **Intermediate Physics for Medicine and Biology**. 4. ed. Estados Unidos: Springer Science+Business Media, 2007.

HW - HEARTWARE. Produtos - ECG. **HW Sistemas - HeartWare**, 2009. Disponível em: <<http://www.heartware.com.br/>>. Acesso em: 10 fev. 2009.

JAMALUDIN, M. N. B. **Real-time Implementation of Twelve-lead automated Electrocardiogram System Measurement for QT Dispersion**. Dissertação (Mestrado em Engenharia Elétrica) S. ed. Malásia: Universiti Teknologi Malaysia, 2007.

JAN, R. et al. **Adaptive Filtering of High-resolution ECG Signals**. Computers in Cardiology. [S.l.]: IEEE. 1990. p. 347-350.

KESTLER, H. A. et al. **De-noising of High-resolution ECG Signals by Combining the Discrete Wavelet Transform with the Wiener Filter**. Computers in Cardiology. [S.l.]: IEEE. 1998. p. 233-236.

KIING-ING, W. **A light-weighted, Low-cost and Wireless ECG Monitor Design based on TinyOS Operating System**. 6th International Special Topic Conference on Information Technology Applications in Biomedicine. Tóquio - Japão: IEEE. 2007. p. 165-168.

KIM, B. et al. **Design and Implementation of a Ubiquitous ECG Monitoring System Using SIP and the Zigbee Network**. Future Generation Communication and Networking. [S.l.]: IEEE. 2007. p. 599-604.

KÖHLER, B.-U.; HENNIG, C.; ORGLMEISTER, R. The Principles of Software QRS Detection. **IEEE Engineering in Medicine and Biology**, Janeiro-Fevereiro 2002. 42-57.

LEE, J. et al. **A Simple Real-time QRS Detection Algorithm**. 18th Annual Engineering in Medicine and Biology Society International Conference. Amsterdam - Holanda: IEEE. 1996. p. 1396-1398.

MANIEWSKI, R. et al. **Spectral Analysis of High Resolution ECG in Study on Late**. 14th Conference of the Biomedical Engineering Society of India. [S.l.]: IEEE. 1995. p. 60-61.

MEISSIMILLY, G. et al. **Microcontroller-Based Real-Time QRS Detector for Ambulatory Monitoring**. 25th Annual Engineering in Medicine and Biology Society International Conference. Cancun - México: IEEE. 2003. p. 2881-2884.

MICROMED. Wincardio. **MICROMED - Cardiologia - Eletrocardiógrafo**, 2009. Disponível em: <<http://www.micromed.ind.br/cardiologia/eletrocardiografo/wincardio/wincardio.aspx>>. Acesso em: 10 Fevereiro 2009.

NAIYANETR, P.; CHAROENTONG, P.; CHAROENSUK, W. **ECG System with Heart Rate Variability Application**. Region 10 Conference TENCON. [S.l.]: IEEE. 2004. p. 435-437.

NARAYANASWAMY, S. High Resolution Electrocardiography. **Indian Pacing and Electrophysiology Journal**, p. 50-56, Fevereiro 2002.

NATIONAL SEMICONDUCTOR. **LM341/LM78MXX Series 3-Terminal Positive Voltage Regulators**, Estados Unidos da América, 2005.

NAZERAN, H. Computers in Electrocardiography. In: WEBSTER, J. G. **Encyclopedia Of Medical Devices And Instrumentation**. 2. ed. Estados Unidos: John Wiley & Sons, v. 3, 2006. p. 34-53.

OLIMEX. Development Boards - ARM - SAM7-H256. **Olimex**, 2009. Disponível em: <<http://www.olimex.com/>>. Acesso em: 20 Junho 2009.

PAN, J.; TOMPKINS, W. J. **A Real-Time QRS Detection Algorithm**. Transactions on Biomedical Engineering. [S.l.]: IEEE. 1985. p. 230-236.

PROULX, J. et al. **Development and Evaluation of a Bluetooth EKG Monitoring Sensor**. 19th International Symposium on Computer-Based Medical Systems. [S.l.]: IEEE. 2006. p. 507-511.

PRUTCHI, D.; NORRIS, M. **Design And Development Of Medical Electronic Instrumentation: A Practical Perspective of the Design, Construction, and Test of Medical Devices**. Estados Unidos: John Wiley & Sons, 2005.

RAITA-AHO, T.; SARAMÄKI, T.; VAINIO, O. **A Digital Filter Chip for ECG Signal Processing**. Transactions on Instrumentation and Measurement. [S.l.]: IEEE. 1994. p. 644-649.

ROBSON, R. R. **Sistema de Eletrocardiografia de Baixo Custo Baseado em Plataformas Móveis para Aplicação em Telemedicina**. Dissertação (Mestrado em Engenharia Elétrica). S.. ed. São Luiz: Universidade Federal do Maranhão, 2007.

SANXIU, W.; SHENGTAO, J. **Removal of Power Line Interference of ECG signal Based on Independent Component Analysis**. First International Workshop on Education Technology and Computer Science. [S.l.]: IEEE. 2009. p. 328-330.

SAYADI, O.; SHAMSOLLAHI, M. B. **ECG Baseline Correction with Adaptive Bionic Wavelet Transform**. 9th International Symposium on Signal Processing and Its Applications. [S.l.]: IEEE. 2007. p. 1-4.

SAYADI, O.; SHAMSOLLAHI, M. B. **ECG Denoising and Compression Using a Modified Extended Kalman Filter Structure**. Transactions on Biomedical Engineering. [S.l.]: IEEE. 2008. p. 2240-2248.

SHULTSEVA, O.; HAUER, J. **Implementation of Adaptive Filters for ECG Data Processing**. Region 8 International Conference on Computational Technologies in Electrical and Electronics Engineering. Novosibirsk - Rússia: IEEE. 2008. p. 206-209.

SMALL, C. H. Medical devices demand stringent isolation techniques. **EDN**, Estados Unidos da América, 28 Setembro 2006. 41-49.

SO, H. H.; CHAN, K. L. **Development of QRS Detection Method for Real-time Ambulatory Cardiac Monitor**. 19th Annual Engineering in Medicine and Biology

Society International Conference. Chicago - Estados Unidos da América: IEEE. 1997. p. 289-292.

TEB - TECNOLOGIA ELETRÔNICA BRASILEIRA. Produtos - Eletrocardiógrafo ECG PC. | **TEB** |, 2009. Disponível em: <http://www.teb.com.br/produtos/eletrocardiografo_egpc/eletro_ecgpc.htm>. Acesso em: 10 Fevereiro 2009.

TEXAS INSTRUMENTS. **TLE2425 Precision Virtual Ground**, Estados Unidos da América, 2002.

TEXAS INSTRUMENTS. **TL061, TL061A, TL061B, TL062, TL062A, TL062B, TL064, TL064A, TL064B Low-power, JFET-Input Operational Amplifiers**, Estados Unidos da América, 2004.

TEXAS INSTRUMENTS. **Medical Applications Guide**. 2Q 2007. ed. Estados Unidos da América: Texas Instruments, 2007.

TEXAS INSTRUMENTS. **ADS1255, ADS1256 Very Low Noise, 24-Bit Analog-to-Digital Converter**, Estados Unidos da América, 2008a.

TEXAS INSTRUMENTS. **REF3012, REF3020, REF3025, REF3030, REF3033, REF3040 50ppm/°C Max, 50uA in SOT23-3 CMOS Voltage Reference**, Estados Unidos da América, 2008b.

THEDE, L. **Practical Analog and Digital Filter Design**. Estados Unidos da América: Artech House, 2004.

TOMPKINS, W. J. **Biomedical Digital Signal Processing**. S. ed. Estados Unidos da América: Prentice Hall, 2000.

WEBSTER, J. G. **Interference and Motion Artifact in biopotentials**. Region Six Conference Record. [S.l.]: IEEE. 1977. p. 53-64.

WEBSTER, J. G. **Medical Instrumentation: Application and Design**. 3. ed. Estados Unidos: John Wiley & Sons, 1998.

WINDER, S. **Analog and Digital Filter Design**. 2. ed. Estados Unidos da América: Newnes, 2002.

WINTER, B. B.; WEBSTER, J. G. **Driven-Right-Leg Circuit Design**. Transactions on Biomedical Engineering. [S.l.]: IEEE. 1983. p. 62-66.

WONG, A. et al. **An ECG measurement IC using driven-right-leg circuit**. International Symposium on Circuits and Systems. Ilha de Kos - Grécia: IEEE. 2006. p. 345-348.

ZHU, J. et al. **Design of Pre - processing Circuit for Wireless ECG Monitoring System**. International Conference on BioMedical Engineering and Informatics. Sanya - China: IEEE. 2008. p. 598-602.

APÊNDICES

A – CÓDIGO FONTE DO *FIRMWARE*

A-1 – main.c

```
//-----  
//          Cabecalhos  
//-----  
  
// CDC  
#include <board.h>  
#include <pio/pio.h>  
#include <pio/pio_it.h>  
#include <aic/aic.h>  
#include <utility/led.h>  
#include <usb/device/cdc-serial/CDCSerialDriver.h>  
#include <usb/device/cdc-serial/CDCSerialDriverDescriptors.h>  
#include <pmc/pmc.h>  
#include <tc/tc.h>  
// SPI  
#include <spi/global.h>  
#include <spi/spi_main.h>  
#include <spi/spi_master.h>  
  
//-----  
//          Definicoes  
//-----  
  
#define DATABUFFERSIZE 1  
#define TAMANHOPACOTE 24  
#define TAMANHOBUFFEROUT (TAMANHOPACOTE * 1)  
  
/// Usado para gerenciamento de energia  
#define STATE_IDLE 0  
/// dispositivo USB no modo suspend  
#define STATE_SUSPEND 4  
/// dispositivo USB no modo resume  
#define STATE_RESUME 5  
  
#define DRDY {1 << 11, AT91C_BASE_PIOA, AT91C_ID_PIOA, PIO_INPUT, PIO_DEFAULT}  
#define PIN_DRDY DRDY  
static const Pin Vet_DRDY[] = {PIN_DRDY};  
  
#define AIN0P 0x0<<4  
#define AIN1P 0x1<<4  
#define AIN2P 0x2<<4  
#define AIN3P 0x3<<4  
#define AIN4P 0x4<<4  
#define AIN5P 0x5<<4  
#define AIN6P 0x6<<4  
#define AIN7P 0x7<<4  
#define AINCOMP 0x8<<4  
  
#define AIN0N 0x0  
#define AIN1N 0x1  
#define AIN2N 0x2  
#define AIN3N 0x3  
#define AIN4N 0x4  
#define AIN5N 0x5  
#define AIN6N 0x6  
#define AIN7N 0x7  
#define AINCOMN 0x8  
  
#define AIND1 (AIN0P|AINCOMN)  
#define AIND2 (AIN1P|AIN2N)  
#define AIND3 (AIN1P|AINCOMN)  
#define AINV1 (AIN2P|AINCOMN)  
#define AINV2 (AIN3P|AINCOMN)  
#define AINV3 (AIN4P|AINCOMN)  
#define AINV4 (AIN5P|AINCOMN)  
#define AINV5 (AIN6P|AINCOMN)  
#define AINV6 (AIN7P|AINCOMN)
```

```

#define ADC_F30K 0xF0
#define ADC_F15K 0xE0
#define ADC_F7_5K 0xD0
#define ADC_F3_75K 0xC0
#define ADC_F2K 0xB0
#define ADC_F1K 0xA1
#define ADC_F0_5K 0x92

//-----
//      variaveis globais
//-----
/// estado do USB
unsigned char USBState = STATE_IDLE;

/// Buffer para armazenar os dados de recepcao e envio
static unsigned char usbBufferIn[DATABUFFERSIZE];
static unsigned char usbBufferOut1[TAMANHOBUFFEROUT];
static unsigned char usbBufferOut2[TAMANHOBUFFEROUT];

/// Semaforos
static unsigned char sTransmite_USB;
static unsigned char UsarBuffer1 = 0;
static unsigned char AguardarTC0 = 0;
static unsigned char AguardarTC1 = 0;
static unsigned int i;

static void UsbDataReceived(unsigned int unused,
                            unsigned char status,
                            unsigned int received,
                            unsigned int remaining);

static void calibrarADC();

//-----
/// Put the CPU in 32kHz, disable PLL, main oscillator
/// Put voltage regulator in standby mode
//-----
void LowPowerMode(void)
{
    // MCK=48MHz to MCK=32kHz
    // MCK = SLCK/2 : change source first from 48 000 000 to 18. / 2 = 9M
    AT91C_BASE_PMC->PMC_MCKR = AT91C_PMC_PRES_CLK_2;
    while( !( AT91C_BASE_PMC->PMC_SR & AT91C_PMC_MCKRDY ) );
    // MCK=SLCK : then change prescaler
    AT91C_BASE_PMC->PMC_MCKR = AT91C_PMC_CSS_SLOW_CLK;
    while( !( AT91C_BASE_PMC->PMC_SR & AT91C_PMC_MCKRDY ) );
    // disable PLL
    AT91C_BASE_PMC->PMC_PLLR = 0;
    // Disable Main Oscillator
    AT91C_BASE_PMC->PMC_MOR = 0;
    // Voltage regulator in standby mode : Enable VREG Low Power Mode
    AT91C_BASE_VREG->VREG_MR |= AT91C_VREG_PSTDBY;
    PMC_DisableProcessorClock();
}

//-----
/// Put voltage regulator in normal mode
/// Return the CPU to normal speed 48MHz, enable PLL, main oscillator
//-----
void NormalPowerMode(void)
{
    // Voltage regulator in normal mode : Disable VREG Low Power Mode
    AT91C_BASE_VREG->VREG_MR &= ~AT91C_VREG_PSTDBY;
    // MCK=32kHz to MCK=48MHz
    // enable Main Oscillator
    AT91C_BASE_PMC->PMC_MOR = (( AT91C_CKGR_OSCOUNT & (0x06 <<8) ) | AT91C_CKGR_MOSCCEN );
    while( !( AT91C_BASE_PMC->PMC_SR & AT91C_PMC_MOSCS ) );
    // enable PLL@96MHz
    AT91C_BASE_PMC->PMC_PLLR = ((AT91C_CKGR_DIV & 0x0E) |
                               (AT91C_CKGR_PLLCOUNT & (28<<8) ) |
                               (AT91C_CKGR_MUL & (0x48<<16)));
    while( !( AT91C_BASE_PMC->PMC_SR & AT91C_PMC_LOCK ) );
    while( !( AT91C_BASE_PMC->PMC_SR & AT91C_PMC_MCKRDY ) );
    AT91C_BASE_CKGR->CKGR_PLLR |= AT91C_CKGR_USBDIV_1 ;
    // MCK=SLCK/2 : change prescaler first
    AT91C_BASE_PMC->PMC_MCKR = AT91C_PMC_PRES_CLK_2;
    while( !( AT91C_BASE_PMC->PMC_SR & AT91C_PMC_MCKRDY ) );
}

```



```

// MCK=PLLCK/2 : then change source
AT91C_BASE_PMC->PMC_MCKR |= AT91C_PMC_CSS_PLL_CLK ;
while( !( AT91C_BASE_PMC->PMC_SR & AT91C_PMC_MCKRDY ) );
}

//-----
// Manipula as interrupções advindas do Timer #0.
//-----
static void ISR_Timer0()
{
    unsigned int status = AT91C_BASE_TC0->TC_SR;
    if (status & AT91C_TC_CPCS)
    {
        AguardarTC0 = 0;
    }
}

//-----
// Manipula as interrupções advindas do Timer #1.
//-----
static void ISR_Timer1()
{
    unsigned int status = AT91C_BASE_TC1->TC_SR;
    if (status & AT91C_TC_CPCS)
    {
        AguardarTC1 = 0;
    }
}

//----- Funções do Contador -----//
void SetupTC0()
{
    //Habilita Clock para TC0
    AT91C_BASE_PMC->PMC_PCER = (1 << AT91C_ID_TC0);
    //Desliga o clock do contador
    AT91C_BASE_TC0->TC_CCR = AT91C_TC_CLKDIS;
    //Desliga todas as interrupções do contador
    AT91C_BASE_TC0->TC_IDR = 0xFFFFFFFF;
    //Habilita o contador para usar MC2 (mck/8) e parar na comparação com RC no modo forma de
    onda
    AT91C_BASE_TC0->TC_CMR = AT91C_TC_CLKS_TIMER_DIV2_CLOCK
        | AT91C_TC_CPCSTOP
        | AT91C_TC_CPCDIS
        | AT91C_TC_WAVESEL_UP_AUTO
        | AT91C_TC_WAVE;

    //Adiciona Variável para contagem
    AT91C_BASE_TC0->TC_RC = 18; // ( (1/6000000) * 40 = 6,67us )
    //Habilita a interrupção do contador para RC
    AT91C_BASE_TC0->TC_IER = AT91C_TC_CPCS;
    //Configura a função de Callback da interrupção
    AIC_ConfigureIT(AT91C_ID_TC0, 7, ISR_Timer0);
    //Habilita a interrupção no AIC
    AIC_EnableIT(AT91C_ID_TC0);
}

void SetupTC1()
{
    //Habilita Clock para TC0
    AT91C_BASE_PMC->PMC_PCER = (1 << AT91C_ID_TC1);
    //Desliga o clock do contador
    AT91C_BASE_TC1->TC_CCR = AT91C_TC_CLKDIS;
    //Desliga todas as interrupções do contador
    AT91C_BASE_TC1->TC_IDR = 0xFFFFFFFF;
    //Habilita o contador para usar MC2 (mck/8) e parar na comparação com RC no modo forma de
    onda
    AT91C_BASE_TC1->TC_CMR = AT91C_TC_CLKS_TIMER_DIV2_CLOCK
        | AT91C_TC_CPCSTOP
        | AT91C_TC_CPCDIS
        | AT91C_TC_WAVESEL_UP_AUTO
        | AT91C_TC_WAVE;

    //Adiciona Variável para contagem
    AT91C_BASE_TC1->TC_RC = 39; // ( (1/6000000) * 19 = 3,17us )
    //Habilita a interrupção do contador para RC
    AT91C_BASE_TC1->TC_IER = AT91C_TC_CPCS;
    //Configura a função de Callback da interrupção
    AIC_ConfigureIT(AT91C_ID_TC1, 7, ISR_Timer1);
}

```

```

//Habilita a interrupção no AIC
AIC_EnableIT(AT91C_ID_TC1);
}

void AguardarT6()
{
    AguardarTC0 = 1;
    //Inicia a contagem em TC0
    AT91C_BASE_TC0->TC_CCR = AT91C_TC_CLKEN | AT91C_TC_SWTRG;
    while(AguardarTC0);
}

void AguardarT11()
{
    AguardarTC1 = 1;
    //Inicia a contagem em TC1
    AT91C_BASE_TC1->TC_CCR = AT91C_TC_CLKEN | AT91C_TC_SWTRG;
    while(AguardarTC1);
}

//-----
//          Funcoes
//-----
// SPI

// Funcao de espera para o DRDY baixar-----
void espera_drdy(void)
{
    unsigned char drdy=0;

    //espera drdy ir para 1
    do
    {
        drdy = PIO_Get(&Vet_DRDY[0]);
    }
    while(!drdy);

    //espera drdy ir para 0
    do
    {
        drdy = PIO_Get(&Vet_DRDY[0]);
    }
    while (drdy);
}

//----- Funções do ADC -----//

void calibrarADC()
{
    {
        espera_drdy();
        AT91F_SPI_Send_Data(AT91C_BASE_SPI, 0xF0);
    }
}

void acordarADC()
{
    {
        AT91F_SPI_Send_Data(AT91C_BASE_SPI, 0xFC); // SYNC
        AguardarT11();
        AT91F_SPI_Send_Data(AT91C_BASE_SPI, 0xFF); //WAKE UP
    }
}

void wRegADC(unsigned char endereco, unsigned char valor)
{
    {
        espera_drdy();
        AT91F_SPI_Send_Data (AT91C_BASE_SPI, endereco);
        AT91F_SPI_Send_Data (AT91C_BASE_SPI, 0x00);
        AT91F_SPI_Send_Data (AT91C_BASE_SPI, valor);
        acordarADC();
    }
}

void wRegADCTimer(unsigned char endereco, unsigned char valor)
{
    {
        AT91F_SPI_Send_Data (AT91C_BASE_SPI, endereco);
        AT91F_SPI_Send_Data (AT91C_BASE_SPI, 0x00);
        AT91F_SPI_Send_Data (AT91C_BASE_SPI, valor);
        acordarADC();
    }
}

```

```

unsigned char rRegADC(unsigned char endereco)
{
    espera_drdy();
    AT91F_SPI_Send_Data(AT91C_BASE_SPI, endereco);
    AT91F_SPI_Send_Data(AT91C_BASE_SPI, 0x00);
    AguardarT6();
    return(AT91F_SPI_Read_Data(AT91C_BASE_SPI));
}

void setupADC()
{
    acordarADC();
    acordarADC();
    // 0x0 - Recebe 0x06 (liga autocal e habilita buffer)
    wRegADC(0x50, 0x06);
    // 0x1 - Programa busca do canal D1
    wRegADC(0x51, AIND1);
    // 0x2 - Recebe 0x01 (desabilita o CLKOUT, desabilita o detector de fonte
    // de corrente, coloca o ganho igual a 2).
    wRegADC(0x52, 0x01);
    // 0x3 - Recebe 0xF0 (coloca o DataRate para DRATE SPS).
    wRegADC(0x53, ADC_F30K);
    //0x4 - Recebe 0x0 (Coloca os D[0..3] como output).
    wRegADC(0x54, 0x00);
}

void LeituraADC(unsigned char Endereco)
{
    wRegADC(0x51, Endereco); //Programa busca do canal Endereco para a leitura no proximo
    ciclo
    AT91F_SPI_Send_Data(AT91C_BASE_SPI, 0x01); //RDATA
    AguardarT6();
    if (UsarBuffer1)
    {
        usbBufferOut1[i++] = AT91F_SPI_Read_Data(AT91C_BASE_SPI);
        usbBufferOut1[i++] = AT91F_SPI_Read_Data(AT91C_BASE_SPI);
        usbBufferOut1[i++] = AT91F_SPI_Read_Data(AT91C_BASE_SPI);
    }
    else
    {
        usbBufferOut2[i++] = AT91F_SPI_Read_Data(AT91C_BASE_SPI);
        usbBufferOut2[i++] = AT91F_SPI_Read_Data(AT91C_BASE_SPI);
        usbBufferOut2[i++] = AT91F_SPI_Read_Data(AT91C_BASE_SPI);
    }
}

//-----
// Callback chamada quando chega um dado pelo USB.
//-----
static void UsbDataReceived(unsigned int unused,
                            unsigned char status,
                            unsigned int received,
                            unsigned int remaining)
{
    // Check that data has been received successfully
    if (status == USBD_STATUS_SUCCESS)
    {
        // Para Digitalizacao = P
        if (usbBufferIn[0] == 'p' || usbBufferIn[0] == 'P')
        {
            sTransmite_USB = 0;
            wRegADC(0x51, AIND1); //Programa Canal 1 para próximo início de digitalização
        }
        // Inicia Digitalização = D
        else if (usbBufferIn[0] == 'd' || usbBufferIn[0] == 'D')
        {
            sTransmite_USB = 1;
        }
        else if (usbBufferIn[0] == 'c' || usbBufferIn[0] == 'C')
        {
            calibrarADC();
        }
        // Configura ADC (Setup) = S
    }
}

```

```

else if (usbBufferIn[0] == 's' || usbBufferIn[0] == 'S')
{
    setupADC();
}

//realiza liberaçao para nova leitura
CDCDSerialDriver_Read(usbBufferIn,
                      DATABUFFERSIZE,
                      (TransferCallback) UsbDataReceived,
                      0);
}
}

//-----
//          Main
//-----

int main()
{
    // Inicializa CDC
    LED_Configure(USBD_LEDUSB);
    CDCDSerialDriver_Initialize();

    if (USBD_GetState() < USBD_STATE_CONFIGURED)
    {
        // Conecta pull-up, aguarda pela configuraçao
        USBD_Connect();
        // Aguarda a enumeraçao que e realizada por interrupçao
        while (USBD_GetState() < USBD_STATE_CONFIGURED);
        // Libera a recepçao de dados via USB
        CDCDSerialDriver_Read(usbBufferIn,
                              DATABUFFERSIZE,
                              (TransferCallback) UsbDataReceived,
                              0);
    }

    // Inicializa SPI
    Var_Init();
    Spi_Master();
    //Configura o DRDY como entrada
    PIO_Configure(Vet_DRDY,1);

    // Configura ADC
    setupADC();
    calibrarADC();

    // Inicializa Contadores/Temporizadores
    SetupTC0();
    SetupTC1();

    while(1)
    {
        //loop para digitalizaçao e transmissao
        if (sTransmite_USB)
        {
            for(i = 0; i < TAMANHOBUFFEROUT;)
            {
                //d1
                LeituraADC(AIND3);
                //d3
                LeituraADC(AINV1);
                //v1
                LeituraADC(AINV2);
                //v2
                LeituraADC(AINV3);
                //v3
                LeituraADC(AINV4);
                //v4
                LeituraADC(AINV5);
                //v5
                LeituraADC(AINV6);
                //v6
                LeituraADC(AIND1);
            }
        }
    }
}

```

```

    if (UsarBuffer1)
    {
        UsarBuffer1 = 0;
        CDCSerialDriver_Write(usbBufferOut1, TAMANHOBUFFEROUT, 0, 0);
    }
    else
    {
        UsarBuffer1 = 1;
        CDCSerialDriver_Write(usbBufferOut2, TAMANHOBUFFEROUT, 0, 0);
    }
}

// Dispositivo não está configurado
if(USBState == STATE_SUSPEND)
{
    LowPowerMode();
    USBState = STATE_IDLE;
}

// Dispositivo no modo normal
if(USBState == STATE_RESUME)
{
    NormalPowerMode();
    USBState = STATE_IDLE;
}
}
}

```

B – CÓDIGO FONTE DO SOFTWARE

B-1 – frmECG.vb

```
Imports System.Drawing.Drawing2D
Imports System.Drawing
Imports System.IO.Ports
Imports System.Threading
Imports ECG_PC.Filtros

Public Class frmECG

    Private Const FREQUENCIA_AMOSTRAGEM = 500 '500HZ POR CANAL
    Private Const PERIODO_AMOSTRAGEM = (1 / 500) 'Período de amostragem em s

    Private Const PERIODO_PLOTAGEM = 8 * PERIODO_AMOSTRAGEM

    Private Zero(0 To 11) As Double

    Private Const TEMPO_GRAFICO = 2000 'tempo em milisegundos
    Private Const TENSÃO_GRAFICO = 5000 'tensão em milivolts

    Private Const TAMANHO_BUFFER = 500 * FREQUENCIA_AMOSTRAGEM '500 segundos de
    armazenamento

    Private Const TAMANHO_BUFFER_RECEPCAO = 24 * 1

    Private Temporizador As New System.Diagnostics.Stopwatch()
    Private PortaSerial As New SerialPort

    Private EscalaX As Double
    Private EscalaY As Double

    Private Canal(0 To 11, 0 To TAMANHO_BUFFER - 1) As PointF
    Private CanalFiltrado60(0 To 11, 0 To TAMANHO_BUFFER - 1) As PointF
    Private CanalFiltrado120(0 To 11, 0 To TAMANHO_BUFFER - 1) As PointF
    Private CanalFiltrado180(0 To 11, 0 To TAMANHO_BUFFER - 1) As PointF
    Private PosicaoPlot As Integer = 0
    Private PosicaoCanal As Integer = 2

    Private ImagemFundo As Bitmap
    Private WithEvents BackWorker As New System.ComponentModel.BackgroundWorker()

    Private Sub Form_Load(ByVal sender As Object, ByVal e As System.EventArgs) _
        Handles MyBase.Load

        'cria os seis zeros dividindo a area em 7 partes (cada zero e uma divisao das duas partes)
        For i As Integer = 0 To 5
            Zero(i) = ((picECG1.Height \ 7) * (i + 1))
            Zero(i + 6) = ((picECG1.Height \ 7) * (i + 1))
        Next

        'desabilita verificação de cross Thread
        Control.CheckForIllegalCrossThreadCalls = False

        CreateSerial()
        cboPorta_Preencher()
        DrawGrid(Me.picECG1)
        DrawGrid(Me.picECG2)
        BackWorker.WorkerSupportsCancellation = True

    End Sub

    Private Sub cboPorta_Preencher()

        For Each sp As String In My.Computer.Ports.SerialPortNames
            cboPorta.Items.Add(sp)
        Next

        If cboPorta.Items.Count > 1 Then
            cboPorta.SelectedIndex = cboPorta.Items.Count - 1
        End If
    End Sub
End Class
```

```

End If

End Sub

Private Sub DrawGrid(ByVal PictureBox As PictureBox)

    Dim Bmp As New Bitmap(PictureBox.Width, PictureBox.Height)
    Dim X As Integer
    Dim Y As Integer

    Dim PassoT As Long
    Dim PassoV As Long

    PictureBox.Image = Bmp

    Bmp = New Bitmap(PictureBox.Width, PictureBox.Height)

    PassoV = Zero(0) / 5 'Equivale a 500 mV
    PassoT = PassoV 'Equivale a 200ms

    For X = 0 To PictureBox.Width - 1 Step PassoT / 5
        For Y = 0 To PictureBox.Height - 1 Step PassoV / 5
            Bmp.SetPixel(X, Y, Color.MidnightBlue)
        Next
    Next
    For X = 0 To PictureBox.Width - 1
        For Y = 0 To PictureBox.Height - 1
            If ((Y Mod (PassoV) = 0) Or ((X Mod PassoT) = 0)) Then
                Bmp.SetPixel(X, Y, Color.MidnightBlue)
            End If
        Next
    Next

    PictureBox.BackgroundImage = Bmp
    ImagemFundo = Bmp

    EscalaX = (PERIODO_PLOTAGEM * PassoT) / 0.2
    EscalaY = -0.5 * ((2 ^ 23) / 2.5) / (PassoV / 0.5)

End Sub

Private Sub DrawGraphic(ByVal PictureBox1 As PictureBox, ByVal PictureBox2 As PictureBox)

    Dim PontoAtual(0 To 11) As PointF
    Dim PontoAnterior(0 To 11) As PointF
    Dim AreaLimpeza As RectangleF

    'Canal D1
    PontoAnterior(0) = CanalFiltrado180(0, PosicaoPlot - (PERIODO_PLOTAGEM / PERIODO_AMOSTRAGEM))
    PontoAtual(0) = CanalFiltrado180(0, PosicaoPlot)
    'Canal D2
    PontoAnterior(1) = CanalFiltrado180(1, PosicaoPlot - (PERIODO_PLOTAGEM / PERIODO_AMOSTRAGEM))
    PontoAtual(1) = CanalFiltrado180(1, PosicaoPlot)
    'Canal D3
    PontoAnterior(2) = CanalFiltrado180(2, PosicaoPlot - (PERIODO_PLOTAGEM / PERIODO_AMOSTRAGEM))
    PontoAtual(2) = CanalFiltrado180(2, PosicaoPlot)
    'Canal AVr
    PontoAnterior(3) = CanalFiltrado180(3, PosicaoPlot - (PERIODO_PLOTAGEM / PERIODO_AMOSTRAGEM))
    PontoAtual(3) = CanalFiltrado180(3, PosicaoPlot)
    'Canal AVl
    PontoAnterior(4) = CanalFiltrado180(4, PosicaoPlot - (PERIODO_PLOTAGEM / PERIODO_AMOSTRAGEM))
    PontoAtual(4) = CanalFiltrado180(4, PosicaoPlot)
    'Canal AVf
    PontoAnterior(5) = CanalFiltrado180(5, PosicaoPlot - (PERIODO_PLOTAGEM / PERIODO_AMOSTRAGEM))
    PontoAtual(5) = CanalFiltrado180(5, PosicaoPlot)
    'Canal V1
    PontoAnterior(6) = CanalFiltrado180(6, PosicaoPlot - (PERIODO_PLOTAGEM / PERIODO_AMOSTRAGEM))
    PontoAtual(6) = CanalFiltrado180(6, PosicaoPlot)

```

```

        'Canal V2
        PontoAnterior(7) = CanalFiltrado180(7, PosicaoPlot - (PERIODO_PLOTAGEM /
PERIODO_AMOSTRAGEM))
        PontoAtual(7) = CanalFiltrado180(7, PosicaoPlot)
        'Canal V3
        PontoAnterior(8) = CanalFiltrado180(8, PosicaoPlot - (PERIODO_PLOTAGEM /
PERIODO_AMOSTRAGEM))
        PontoAtual(8) = CanalFiltrado180(8, PosicaoPlot)
        'Canal V4
        PontoAnterior(9) = CanalFiltrado180(9, PosicaoPlot - (PERIODO_PLOTAGEM /
PERIODO_AMOSTRAGEM))
        PontoAtual(9) = CanalFiltrado180(9, PosicaoPlot)
        'Canal V5
        PontoAnterior(10) = CanalFiltrado180(10, PosicaoPlot - (PERIODO_PLOTAGEM /
PERIODO_AMOSTRAGEM))
        PontoAtual(10) = CanalFiltrado180(10, PosicaoPlot)
        'Canal V6
        PontoAnterior(11) = CanalFiltrado180(11, PosicaoPlot - (PERIODO_PLOTAGEM /
PERIODO_AMOSTRAGEM))
        PontoAtual(11) = CanalFiltrado180(11, PosicaoPlot)

    For i As Integer = 0 To 11
        PontoAnterior(i).Y = PontoAnterior(i).Y / EscalaY + Zero(i)
        PontoAtual(i).Y = PontoAtual(i).Y / EscalaY + Zero(i)
    Next

    AreaLimpeza.X = PontoAnterior(0).X
    AreaLimpeza.Y = 0
    AreaLimpeza.Width = 20
    AreaLimpeza.Height = PictureBox1.Height

    With PictureBox1.CreateGraphics
        .CompositingMode = CompositingMode.SourceCopy
        .DrawImage(ImagemFundo, AreaLimpeza, AreaLimpeza, GraphicsUnit.Pixel)
        Application.DoEvents()
        .DrawLine(Pens.Gold, PontoAnterior(0), PontoAtual(0))
        .DrawLine(Pens.GreenYellow, PontoAnterior(1), PontoAtual(1))
        .DrawLine(Pens.Gold, PontoAnterior(2), PontoAtual(2))
        .DrawLine(Pens.GreenYellow, PontoAnterior(3), PontoAtual(3))
        .DrawLine(Pens.Gold, PontoAnterior(4), PontoAtual(4))
        .DrawLine(Pens.GreenYellow, PontoAnterior(5), PontoAtual(5))
    End With

    With PictureBox2.CreateGraphics
        .CompositingMode = CompositingMode.SourceCopy
        .DrawImage(ImagemFundo, AreaLimpeza, AreaLimpeza, GraphicsUnit.Pixel)
        Application.DoEvents()
        .DrawLine(Pens.Gold, PontoAnterior(6), PontoAtual(6))
        .DrawLine(Pens.GreenYellow, PontoAnterior(7), PontoAtual(7))
        .DrawLine(Pens.Gold, PontoAnterior(8), PontoAtual(8))
        .DrawLine(Pens.GreenYellow, PontoAnterior(9), PontoAtual(9))
        .DrawLine(Pens.Gold, PontoAnterior(10), PontoAtual(10))
        .DrawLine(Pens.GreenYellow, PontoAnterior(11), PontoAtual(11))
    End With

End Sub

Private Sub CreateSerial()

    PortaSerial.ReadBufferSize = TAMANHO_BUFFER_RECEPCAO * 10
    PortaSerial.ReceivedBytesThreshold = TAMANHO_BUFFER_RECEPCAO
    AddHandler PortaSerial.DataReceived, New
System.IO.Ports.SerialDataReceivedEventHandler(AddressOf Me.Serial_DataReceived)

End Sub

Private Sub Serial_DataReceived(ByVal sender As System.Object, ByVal e As
System.IO.Ports.SerialDataReceivedEventArgs)

    Dim PacoteRecebido(0 To 40960) As Byte
    Dim TotalBytesRecebidos As Integer

    TotalBytesRecebidos = PortaSerial.Read(PacoteRecebido, 0,
PortaSerial.BytesToRead())

    Converte(PacoteRecebido, TotalBytesRecebidos)

```


End Sub

Private Sub Converte(ByVal Pacote() As Byte, ByVal TamanhoPacote As Integer)

```
    For Cont As Integer = 0 To TamanhoPacote - 1 Step 24
        Canal(0, PosicaoCanal).Y = ByteToLong(Pacote(Cont), Pacote(Cont + 1),
Pacote(Cont + 2))
        CanalFiltrado60(0, PosicaoCanal).Y = Filtro60Hz(Canal(0, PosicaoCanal).Y,
Canal(0, PosicaoCanal - 1).Y, Canal(1, PosicaoCanal - 2).Y, CanalFiltrado60(0, PosicaoCanal
- 1).Y, CanalFiltrado60(0, PosicaoCanal - 2).Y)
        CanalFiltrado120(0, PosicaoCanal).Y = Filtro120Hz(CanalFiltrado60(0,
PosicaoCanal).Y, CanalFiltrado60(0, PosicaoCanal - 1).Y, CanalFiltrado60(0, PosicaoCanal -
2).Y, CanalFiltrado120(0, PosicaoCanal - 1).Y, CanalFiltrado120(0, PosicaoCanal - 2).Y)
        CanalFiltrado180(0, PosicaoCanal).Y = Filtro180Hz(CanalFiltrado120(0,
PosicaoCanal).Y, CanalFiltrado120(0, PosicaoCanal - 1).Y, CanalFiltrado120(0, PosicaoCanal
- 2).Y, CanalFiltrado180(0, PosicaoCanal - 1).Y, CanalFiltrado180(0, PosicaoCanal - 2).Y)
        Canal(2, PosicaoCanal).Y = ByteToLong(Pacote(Cont + 3), Pacote(Cont + 4),
Pacote(Cont + 5))
        CanalFiltrado60(2, PosicaoCanal).Y = Filtro60Hz(Canal(2, PosicaoCanal).Y,
Canal(2, PosicaoCanal - 1).Y, Canal(2, PosicaoCanal - 2).Y, CanalFiltrado60(2, PosicaoCanal
- 1).Y, CanalFiltrado60(2, PosicaoCanal - 2).Y)
        CanalFiltrado120(2, PosicaoCanal).Y = Filtro120Hz(CanalFiltrado60(2,
PosicaoCanal).Y, CanalFiltrado60(2, PosicaoCanal - 1).Y, CanalFiltrado60(2, PosicaoCanal -
2).Y, CanalFiltrado120(2, PosicaoCanal - 1).Y, CanalFiltrado120(2, PosicaoCanal - 2).Y)
        CanalFiltrado180(2, PosicaoCanal).Y = Filtro180Hz(CanalFiltrado120(2,
PosicaoCanal).Y, CanalFiltrado120(2, PosicaoCanal - 1).Y, CanalFiltrado120(2, PosicaoCanal
- 2).Y, CanalFiltrado180(2, PosicaoCanal - 1).Y, CanalFiltrado180(2, PosicaoCanal - 2).Y)
        Canal(6, PosicaoCanal).Y = ByteToLong(Pacote(Cont + 6), Pacote(Cont + 7),
Pacote(Cont + 8))
        CanalFiltrado60(6, PosicaoCanal).Y = Filtro60Hz(Canal(6, PosicaoCanal).Y,
Canal(6, PosicaoCanal - 1).Y, Canal(6, PosicaoCanal - 2).Y, CanalFiltrado60(6, PosicaoCanal
- 1).Y, CanalFiltrado60(6, PosicaoCanal - 2).Y)
        CanalFiltrado120(6, PosicaoCanal).Y = Filtro120Hz(CanalFiltrado60(6,
PosicaoCanal).Y, CanalFiltrado60(6, PosicaoCanal - 1).Y, CanalFiltrado60(6, PosicaoCanal -
2).Y, CanalFiltrado120(6, PosicaoCanal - 1).Y, CanalFiltrado120(6, PosicaoCanal - 2).Y)
        CanalFiltrado180(6, PosicaoCanal).Y = Filtro180Hz(CanalFiltrado120(6,
PosicaoCanal).Y, CanalFiltrado120(6, PosicaoCanal - 1).Y, CanalFiltrado120(6, PosicaoCanal
- 2).Y, CanalFiltrado180(6, PosicaoCanal - 1).Y, CanalFiltrado180(6, PosicaoCanal - 2).Y)
        Canal(7, PosicaoCanal).Y = ByteToLong(Pacote(Cont + 9), Pacote(Cont + 10),
Pacote(Cont + 11))
        CanalFiltrado60(7, PosicaoCanal).Y = Filtro60Hz(Canal(7, PosicaoCanal).Y,
Canal(7, PosicaoCanal - 1).Y, Canal(7, PosicaoCanal - 2).Y, CanalFiltrado60(7, PosicaoCanal
- 1).Y, CanalFiltrado60(7, PosicaoCanal - 2).Y)
        CanalFiltrado120(7, PosicaoCanal).Y = Filtro120Hz(CanalFiltrado60(7,
PosicaoCanal).Y, CanalFiltrado60(7, PosicaoCanal - 1).Y, CanalFiltrado60(7, PosicaoCanal -
2).Y, CanalFiltrado120(7, PosicaoCanal - 1).Y, CanalFiltrado120(7, PosicaoCanal - 2).Y)
        CanalFiltrado180(7, PosicaoCanal).Y = Filtro180Hz(CanalFiltrado120(7,
PosicaoCanal).Y, CanalFiltrado120(7, PosicaoCanal - 1).Y, CanalFiltrado120(7, PosicaoCanal
- 2).Y, CanalFiltrado180(7, PosicaoCanal - 1).Y, CanalFiltrado180(7, PosicaoCanal - 2).Y)
        Canal(8, PosicaoCanal).Y = ByteToLong(Pacote(Cont + 12), Pacote(Cont + 13),
Pacote(Cont + 14))
        CanalFiltrado60(8, PosicaoCanal).Y = Filtro60Hz(Canal(8, PosicaoCanal).Y,
Canal(8, PosicaoCanal - 1).Y, Canal(8, PosicaoCanal - 2).Y, CanalFiltrado60(8, PosicaoCanal
- 1).Y, CanalFiltrado60(8, PosicaoCanal - 2).Y)
        CanalFiltrado120(8, PosicaoCanal).Y = Filtro120Hz(CanalFiltrado60(8,
PosicaoCanal).Y, CanalFiltrado60(8, PosicaoCanal - 1).Y, CanalFiltrado60(8, PosicaoCanal -
2).Y, CanalFiltrado120(8, PosicaoCanal - 1).Y, CanalFiltrado120(8, PosicaoCanal - 2).Y)
        CanalFiltrado180(8, PosicaoCanal).Y = Filtro180Hz(CanalFiltrado120(8,
PosicaoCanal).Y, CanalFiltrado120(8, PosicaoCanal - 1).Y, CanalFiltrado120(8, PosicaoCanal
- 2).Y, CanalFiltrado180(8, PosicaoCanal - 1).Y, CanalFiltrado180(8, PosicaoCanal - 2).Y)
        Canal(9, PosicaoCanal).Y = ByteToLong(Pacote(Cont + 15), Pacote(Cont + 16),
Pacote(Cont + 17))
        CanalFiltrado60(9, PosicaoCanal).Y = Filtro60Hz(Canal(9, PosicaoCanal).Y,
Canal(9, PosicaoCanal - 1).Y, Canal(9, PosicaoCanal - 2).Y, CanalFiltrado60(9, PosicaoCanal
- 1).Y, CanalFiltrado60(9, PosicaoCanal - 2).Y)
        CanalFiltrado120(9, PosicaoCanal).Y = Filtro120Hz(CanalFiltrado60(9,
PosicaoCanal).Y, CanalFiltrado60(9, PosicaoCanal - 1).Y, CanalFiltrado60(9, PosicaoCanal -
2).Y, CanalFiltrado120(9, PosicaoCanal - 1).Y, CanalFiltrado120(9, PosicaoCanal - 2).Y)
        CanalFiltrado180(9, PosicaoCanal).Y = Filtro180Hz(CanalFiltrado120(9,
PosicaoCanal).Y, CanalFiltrado120(9, PosicaoCanal - 1).Y, CanalFiltrado120(9, PosicaoCanal
- 2).Y, CanalFiltrado180(9, PosicaoCanal - 1).Y, CanalFiltrado180(9, PosicaoCanal - 2).Y)
        Canal(10, PosicaoCanal).Y = ByteToLong(Pacote(Cont + 18), Pacote(Cont + 19),
Pacote(Cont + 20))
        CanalFiltrado60(10, PosicaoCanal).Y = Filtro60Hz(Canal(10, PosicaoCanal).Y,
Canal(10, PosicaoCanal - 1).Y, Canal(10, PosicaoCanal - 2).Y, CanalFiltrado60(10,
PosicaoCanal - 1).Y, CanalFiltrado60(10, PosicaoCanal - 2).Y)
```

```

        CanalFiltrado120(10, PosicaoCanal).Y = Filtro120Hz(CanalFiltrado60(10,
PosicaoCanal).Y, CanalFiltrado60(10, PosicaoCanal - 1).Y, CanalFiltrado60(10, PosicaoCanal
- 2).Y, CanalFiltrado120(10, PosicaoCanal - 1).Y, CanalFiltrado120(10, PosicaoCanal - 2).Y)
        CanalFiltrado180(10, PosicaoCanal).Y = Filtro180Hz(CanalFiltrado120(10,
PosicaoCanal).Y, CanalFiltrado120(10, PosicaoCanal - 1).Y, CanalFiltrado120(10,
PosicaoCanal - 2).Y, CanalFiltrado180(10, PosicaoCanal - 1).Y, CanalFiltrado180(10,
PosicaoCanal - 2).Y)
        Canal(11, PosicaoCanal).Y = ByteToLong(Pacote(Cont + 21), Pacote(Cont + 22),
Pacote(Cont + 23))
        CanalFiltrado60(11, PosicaoCanal).Y = Filtro60Hz(Canal(11, PosicaoCanal).Y,
Canal(11, PosicaoCanal - 1).Y, Canal(11, PosicaoCanal - 2).Y, CanalFiltrado60(11,
PosicaoCanal - 1).Y, CanalFiltrado60(11, PosicaoCanal - 2).Y)
        CanalFiltrado120(11, PosicaoCanal).Y = Filtro120Hz(CanalFiltrado60(11,
PosicaoCanal).Y, CanalFiltrado60(11, PosicaoCanal - 1).Y, CanalFiltrado60(11, PosicaoCanal
- 2).Y, CanalFiltrado120(11, PosicaoCanal - 1).Y, CanalFiltrado120(11, PosicaoCanal - 2).Y)
        CanalFiltrado180(11, PosicaoCanal).Y = Filtro180Hz(CanalFiltrado120(11,
PosicaoCanal).Y, CanalFiltrado120(11, PosicaoCanal - 1).Y, CanalFiltrado120(11,
PosicaoCanal - 2).Y, CanalFiltrado180(11, PosicaoCanal - 1).Y, CanalFiltrado180(11,
PosicaoCanal - 2).Y)

        Canal(1, PosicaoCanal).Y = Canal(0, PosicaoCanal).Y + Canal(2, PosicaoCanal).Y
        CanalFiltrado60(1, PosicaoCanal).Y = Filtro60Hz(Canal(1, PosicaoCanal).Y,
Canal(1, PosicaoCanal - 1).Y, Canal(1, PosicaoCanal - 2).Y, CanalFiltrado60(1, PosicaoCanal
- 1).Y, CanalFiltrado60(1, PosicaoCanal - 2).Y)
        CanalFiltrado120(1, PosicaoCanal).Y = Filtro120Hz(CanalFiltrado60(1,
PosicaoCanal).Y, CanalFiltrado60(1, PosicaoCanal - 1).Y, CanalFiltrado60(1, PosicaoCanal -
2).Y, CanalFiltrado120(1, PosicaoCanal - 1).Y, CanalFiltrado120(1, PosicaoCanal - 2).Y)
        CanalFiltrado180(1, PosicaoCanal).Y = Filtro180Hz(CanalFiltrado120(1,
PosicaoCanal).Y, CanalFiltrado120(1, PosicaoCanal - 1).Y, CanalFiltrado120(1, PosicaoCanal
- 2).Y, CanalFiltrado180(1, PosicaoCanal - 1).Y, CanalFiltrado180(1, PosicaoCanal - 2).Y)

        Canal(3, PosicaoCanal).Y = -(Canal(0, PosicaoCanal).Y + Canal(2,
PosicaoCanal).Y) / 2
        CanalFiltrado60(3, PosicaoCanal).Y = Filtro60Hz(Canal(3, PosicaoCanal).Y,
Canal(3, PosicaoCanal - 1).Y, Canal(1, PosicaoCanal - 2).Y, CanalFiltrado60(3, PosicaoCanal
- 1).Y, CanalFiltrado60(3, PosicaoCanal - 2).Y)
        CanalFiltrado120(3, PosicaoCanal).Y = Filtro120Hz(CanalFiltrado60(3,
PosicaoCanal).Y, CanalFiltrado60(3, PosicaoCanal - 1).Y, CanalFiltrado60(3, PosicaoCanal -
2).Y, CanalFiltrado120(3, PosicaoCanal - 1).Y, CanalFiltrado120(3, PosicaoCanal - 2).Y)
        CanalFiltrado180(3, PosicaoCanal).Y = Filtro180Hz(CanalFiltrado120(3,
PosicaoCanal).Y, CanalFiltrado120(3, PosicaoCanal - 1).Y, CanalFiltrado120(3, PosicaoCanal
- 2).Y, CanalFiltrado180(3, PosicaoCanal - 1).Y, CanalFiltrado180(3, PosicaoCanal - 2).Y)

        Canal(4, PosicaoCanal).Y = (Canal(0, PosicaoCanal).Y - Canal(2,
PosicaoCanal).Y) / 2
        CanalFiltrado60(4, PosicaoCanal).Y = Filtro60Hz(Canal(4, PosicaoCanal).Y,
Canal(4, PosicaoCanal - 1).Y, Canal(1, PosicaoCanal - 2).Y, CanalFiltrado60(4, PosicaoCanal
- 1).Y, CanalFiltrado60(4, PosicaoCanal - 2).Y)
        CanalFiltrado120(4, PosicaoCanal).Y = Filtro120Hz(CanalFiltrado60(4,
PosicaoCanal).Y, CanalFiltrado60(4, PosicaoCanal - 1).Y, CanalFiltrado60(4, PosicaoCanal -
2).Y, CanalFiltrado120(4, PosicaoCanal - 1).Y, CanalFiltrado120(4, PosicaoCanal - 2).Y)
        CanalFiltrado180(4, PosicaoCanal).Y = Filtro180Hz(CanalFiltrado120(4,
PosicaoCanal).Y, CanalFiltrado120(4, PosicaoCanal - 1).Y, CanalFiltrado120(4, PosicaoCanal
- 2).Y, CanalFiltrado180(4, PosicaoCanal - 1).Y, CanalFiltrado180(4, PosicaoCanal - 2).Y)

        Canal(5, PosicaoCanal).Y = (Canal(1, PosicaoCanal).Y + Canal(2,
PosicaoCanal).Y) / 2
        CanalFiltrado60(5, PosicaoCanal).Y = Filtro60Hz(Canal(5, PosicaoCanal).Y,
Canal(5, PosicaoCanal - 1).Y, Canal(1, PosicaoCanal - 2).Y, CanalFiltrado60(5, PosicaoCanal
- 1).Y, CanalFiltrado60(5, PosicaoCanal - 2).Y)
        CanalFiltrado120(5, PosicaoCanal).Y = Filtro120Hz(CanalFiltrado60(5,
PosicaoCanal).Y, CanalFiltrado60(5, PosicaoCanal - 1).Y, CanalFiltrado60(5, PosicaoCanal -
2).Y, CanalFiltrado120(5, PosicaoCanal - 1).Y, CanalFiltrado120(5, PosicaoCanal - 2).Y)
        CanalFiltrado180(5, PosicaoCanal).Y = Filtro180Hz(CanalFiltrado120(5,
PosicaoCanal).Y, CanalFiltrado120(5, PosicaoCanal - 1).Y, CanalFiltrado120(5, PosicaoCanal
- 2).Y, CanalFiltrado180(5, PosicaoCanal - 1).Y, CanalFiltrado180(5, PosicaoCanal - 2).Y)

        PosicaoCanal += 1
        Next

    End Sub

    Private Function ByteToLong(ByVal HSB As Byte, ByVal MSB As Byte, ByVal LSB As Byte) As
Integer

        ByteToLong = CInt(HSB) << 24

```

```

ByteToLong += CInt(MSB) << 16
ByteToLong += CInt(LSB) << 8

ByteToLong >>= 8

End Function

Private Sub Plotagem(ByVal sender As Object, ByVal e As
System.ComponentModel.DoWorkEventArgs) Handles BackWorker.DoWork

    While Not BackWorker.CancellationPending

        If PosicaoCanal > PosicaoPlot + (PERIODO_PLOTAGEM / PERIODO_AMOSTRAGEM) Then
            PosicaoPlot += (PERIODO_PLOTAGEM / PERIODO_AMOSTRAGEM)
            For i As Integer = 0 To 11
                CanalFiltrado180(i, PosicaoPlot).X = CanalFiltrado180(i, PosicaoPlot -
(PERIODO_PLOTAGEM / PERIODO_AMOSTRAGEM)).X + EscalaX
                If CanalFiltrado180(i, PosicaoPlot).X > Me.picECG1.Width Then
                    CanalFiltrado180(i, PosicaoPlot).X = 0
                    CanalFiltrado180(i, PosicaoPlot - (PERIODO_PLOTAGEM /
PERIODO_AMOSTRAGEM)).X = 0
                End If
            Next

            DrawGraphic(Me.picECG1, Me.picECG2)
        End If
        Thread.Sleep(PERIODO_PLOTAGEM * 1000 / 2)

    End While

End Sub

Private Sub frmECG_FormClosing(ByVal sender As System.Object, ByVal e As
System.Windows.Forms.FormClosingEventArgs) Handles MyBase.FormClosing

    BackWorker.CancelAsync()

End Sub

Private Sub cboPorta_SelectedIndexChanged(ByVal sender As System.Object, ByVal e As
System.EventArgs) Handles cboPorta.SelectedIndexChanged

    Try
        If PortaSerial.IsOpen Then
            PortaSerial.Close()
        End If
        'Busca a porta a partir da lista
        PortaSerial.PortName = cboPorta.SelectedItem.ToString()
        PortaSerial.BaudRate = 921600
        'Tenta abrir a porta
        PortaSerial.Open()
    Catch
        MessageBox.Show("Não foi possível abrir a porta " + cboPorta.SelectedText)
    End Try

End Sub

Private Sub btnDigitalizar_Click(ByVal sender As System.Object, ByVal e As
System.EventArgs) Handles btnDigitalizar.Click

    If BackWorker.IsBusy Then
        btnDigitalizar.Text = "Digitalizar"
        PortaSerial.Write("p")
        BackWorker.CancelAsync()
    Else
        btnDigitalizar.Text = "Parar"
        PortaSerial.Write("d")
        BackWorker.RunWorkerAsync()
        Application.DoEvents()
    End If

End Sub

End Class

```

B-2 – Filtros.vb

```
Imports System.Math

Module Filtros

    Private a(0 To 1) As Double
    Private b(0 To 1) As Double

    Private Function Filtro(ByVal Xn As Double, ByVal Xn_1 As Double, ByVal Xn_2 As Double,
        ByVal Yn_1 As Double, ByVal Yn_2 As Double) As Double

        Filtro = Xn + b(0) * Xn_1 + b(1) * Xn_2 - a(0) * Yn_1 - a(1) * Yn_2

    End Function

    Public Function Filtro60Hz(ByVal Xn As Double, ByVal Xn_1 As Double, ByVal Xn_2 As
        Double, ByVal Yn_1 As Double, ByVal Yn_2 As Double) As Double

        a(0) = -2 * 0.95 * Math.Cos((2 * Math.PI * 60) / 500)
        a(1) = (0.95) ^ 2
        b(0) = -2 * 1 * Math.Cos((2 * Math.PI * 60) / 500)
        b(1) = 1

        Filtro60Hz = Filtro(Xn, Xn_1, Xn_2, Yn_1, Yn_2)

    End Function

    Public Function Filtro120Hz(ByVal Xn As Double, ByVal Xn_1 As Double, ByVal Xn_2 As
        Double, ByVal Yn_1 As Double, ByVal Yn_2 As Double) As Double

        a(0) = -2 * 0.95 * Math.Cos((2 * Math.PI * 120) / 500)
        a(1) = (0.95) ^ 2
        b(0) = -2 * 1 * Math.Cos((2 * Math.PI * 120) / 500)
        b(1) = 1

        Filtro120Hz = Filtro(Xn, Xn_1, Xn_2, Yn_1, Yn_2)

    End Function

    Public Function Filtro180Hz(ByVal Xn As Double, ByVal Xn_1 As Double, ByVal Xn_2 As
        Double, ByVal Yn_1 As Double, ByVal Yn_2 As Double) As Double

        a(0) = -2 * 0.95 * Math.Cos((2 * Math.PI * 180) / 500)
        a(1) = (0.95) ^ 2
        b(0) = -2 * 1 * Math.Cos((2 * Math.PI * 180) / 500)
        b(1) = 1

        Filtro180Hz = Filtro(Xn, Xn_1, Xn_2, Yn_1, Yn_2)

    End Function

End Module
```